

日 本 国 特 許 庁
JAPAN PATENT OFFICE

20. 5. 2004

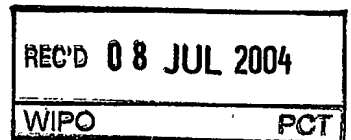
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 5 月 2 0 日

出 願 番 号
Application Number: 特 願 2 0 0 3 - 1 4 1 5 7 3
[ST. 10/C]: [J P 2 0 0 3 - 1 4 1 5 7 3]

出 願 人
Applicant(s): シチズン時計株式会社

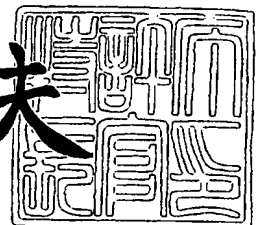


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 6 月 2 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 P-26498

【提出日】 平成15年 5月20日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 G04C 11/09

【発明者】

【住所又は居所】 東京都西東京市田無町六丁目 1 番 1 2 号 シチズン時計株式会社内

【氏名】 伊原 隆史

【特許出願人】

【識別番号】 000001960

【氏名又は名称】 シチズン時計株式会社

【代表者】 梅原 誠

【電話番号】 0424-68-4748

【手数料の表示】

【予納台帳番号】 003517

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 同調装置及びそれを用いた電波修正時計

【特許請求の範囲】

【請求項 1】 複数の半導体スイッチと該半導体スイッチの開閉を制御するスイッチ制御手段を備える半導体基板と、前記複数の半導体スイッチと各々直列に接続される複数のコンデンサと、該複数のコンデンサに接続されるコイルとを有し、前記複数のコンデンサは前記複数の半導体スイッチの開閉によって合計静電容量が可変され、該複数のコンデンサと前記コイルとによって成る同調回路の同調周波数が可変されるように構成したことを特徴とする同調装置。

【請求項 2】 前記複数のコンデンサは、前記半導体基板上に形成されることを特徴とする請求項 1 記載の同調装置。

【請求項 3】 前記半導体基板上に形成される複数のコンデンサは、前記半導体基板上に於いて酸化膜を誘電体としたコンデンサであることを特徴とする請求項 2 記載の同調装置。

【請求項 4】 前記半導体スイッチの少なくとも一つは、前記半導体基板の外部に配置されたコンデンサに接続されることを特徴とする請求項 1 乃至 3 何れかに記載の同調装置。

【請求項 5】 前記半導体スイッチの ON 抵抗は、該半導体スイッチに直列に接続される前記コンデンサのインピーダンスより小さいことを特徴とする請求項 1 乃至 4 何れかに記載の同調装置。

【請求項 6】 前記半導体スイッチの OFF 抵抗は、該半導体スイッチに直列に接続される前記コンデンサのインピーダンスより大きいことを特徴とする請求項 1 乃至 4 何れかに記載の同調装置。

【請求項 7】 前記複数のコンデンサの静電容量の合計値が 9600 pF 以下であることを特徴とする請求項 1 乃至 6 何れかに記載の同調装置。

【請求項 8】 前記コイルのインダクタンスが 0.44 mH 以上であることを特徴とする請求項 1 記載の同調装置。

【請求項 9】 前記コイルのインダクタンスが 4000 mH 以下であることを特徴とする請求項 1 記載の同調装置。

【請求項 10】 請求項 1 乃至 9 記載の同調装置と、該同調装置を制御し、該同調装置によって受信した標準電波を入力して時刻修正を行う制御手段と、該制御手段からの時刻情報を表示する表示手段とを有することを特徴とする電波修正時計。

【請求項 11】 更に、金属材料によって成る金属外装を有し、該金属外装によって前記同調装置と前記制御手段と前記表示手段を覆い、機械的に保護するように構成したことを特徴とする請求項 10 記載の電波修正時計。

【請求項 12】 前記金属外装に覆われる前記同調装置の前記コイルのインダクタンスは 20 mH 以上であることを特徴とする請求項 11 記載の電波修正時計。

【請求項 13】 前記同調装置の前記複数の半導体スイッチの開閉を制御し、前記同調周波数を可変することにより、複数の標準電波を受信するように構成したことを特徴とする請求項 10 乃至 12 何れかに記載の電波修正時計。

【請求項 14】 前記同調装置の前記同調周波数を可変するための同調制御情報を記憶する同調記憶手段を有することを特徴とする請求項 10 乃至 13 何れかに記載の電波修正時計。

【請求項 15】 前記同調記憶手段は、前記同調装置の内部に備えられていることを特徴とする請求項 14 記載の電波修正時計。

【請求項 16】 前記同調記憶手段は、パターンカット手段、又はヒューズ ROM、又は不揮発性メモリであることを特徴とする請求項 14 又は 15 記載の電波修正時計。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は電波等を受信する小型で高性能な同調装置と、それを用いた電波修正時計の受信方式の改良に関するものである。

【0002】

【従来の技術】

従来、受信機の電子チューナや送信機の発信回路等に用いられる電子式同調回

路は、一般的に可変容量ダイオードを用い、該可変容量ダイオードへの印加電圧を制御して等価的な静電容量を変化させ、同調周波数を可変している。この方式は、可変容量ダイオードが小型で安価であると共に、印加電圧の制御で同調周波数を容易に可変出来るので、チューナや送信回路を小型で安価に実現できる利点がある。しかし、可変容量ダイオードは半導体のPN接合の空乏層を利用しているためにリーク電流が存在するので、同調回路のQを高くすることが出来ない。また、静電容量の変化に伴ってQも変化するので、安定した同調回路の実現が難しい。更には、可変容量ダイオードの容量可変範囲も限られているので、同調周波数を広範囲に可変することは困難である。

【0003】

これらの問題を解決するために、容量最大値と容量最小値の2値状態を取り得る可変容量ダイオードを複数個半導体基板上に形成し、各可変容量ダイオードに対して、同じく半導体基板上に形成するスイッチング素子によってバイアス電圧をON/OFFし、等価的な静電容量を可変させる提案がなされている（例えば特許文献1参照）。この提案によれば、スイッチング素子によって複数の可変容量ダイオードを切り替えて用いるので、可変容量範囲を大きく取ることが可能であり、同調周波数を広範囲に可変することが出来る。また、静電容量の変化に伴うQの変化も少ないので、ある程度安定した同調回路を実現することが出来る。

【0004】

【特許文献1】

特開昭57-99787号公報（特許請求の範囲、第3図）

【0005】

【発明が解決しようとする課題】

しかしながら、半導体基板上に形成される複数の可変容量ダイオードは、前述した如くPN接合の空乏層を利用しているのでリーク電流が存在し、同調回路のQを一定以上高くすることが出来ず、安定した同調回路を実現することが困難である。また、可変容量ダイオードの容量を最小とするためには、ある程度高いバイアス電圧を印加する必要があるが、このバイアス電圧の生成にはマイナス電源が必要であり、このため、同調回路の部品点数増加、コストアップ等の大きな要

因となる。また、一つの半導体基板上に複数のPN接合を形成して可変容量ダイオードを実現させるが、隣接する可変容量ダイオード間の電氣的な影響を防止してQの変化を抑えるために、個々の可変容量ダイオード間に絶縁領域を形成して電氣的に分離する必要がある、半導体基板製造工程が増えて、歩留まりの低下やコストアップの要因となる。

【0006】

本発明の目的は、上記課題を解決して、半導体スイッチとリーク電流の極めて少ないコンデンサとの組み合わせにより、安定性に優れ、同調周波数の可変範囲が広く、且つ、小型化が可能な同調装置と、それを用いた電波修正時計を提供することである。

【0007】

【課題を解決するための手段】

上記課題を解決するために、本発明の同調装置とそれを用いた電波修正時計は、下記記載の構成を採用する。

【0008】

本発明の同調装置は、複数の半導体スイッチと該半導体スイッチの開閉を制御するスイッチ制御手段を備える半導体基板と、前記複数の半導体スイッチと各々直列に接続される複数のコンデンサと、該複数のコンデンサに接続されるコイルとを有し、前記複数のコンデンサは前記複数の半導体スイッチの開閉によって合計静電容量が可変され、該複数のコンデンサと前記コイルとによって成る同調回路の同調周波数が可変されるように構成したことを特徴とする。

【0009】

本発明の同調装置により、複数のコンデンサを半導体スイッチの開閉によって任意に切り替えることが出来るので、コンデンサの可変容量範囲を広くすることが出来、この結果、同調回路の同調周波数の可変範囲を広く確保することが出来る。

【0010】

また、前記複数のコンデンサは、前記半導体基板上に形成されることを特徴とする。

【0011】

これにより、コンデンサの部品点数を削減でき、同調装置の小型化や製造工程の簡素化を実現できる。

【0012】

また、前記半導体基板上に形成される複数のコンデンサは、前記半導体基板上に於いて酸化膜を誘電体としたコンデンサであることを特徴とする。

【0013】

これにより、コンデンサのリーク電流を極めて小さく出来るので、安定性に優れた同調装置を実現できる。

【0014】

また、前記半導体スイッチの少なくとも一つは、前記半導体基板の外部に配置されたコンデンサに接続されることを特徴とする。

【0015】

これにより、半導体基板上に形成することが困難な大容量のコンデンサを付加することが出来るので、同調周波数の可変範囲を更に拡大でき、また、接続するコイルの選択範囲も広げることが可能となる。

【0016】

また、前記半導体スイッチのON抵抗は、該半導体スイッチに直列に接続される前記コンデンサのインピーダンスより小さいことを特徴とする。

【0017】

これにより、接続されるコンデンサの静電容量に対応して、最適な半導体スイッチのON抵抗を選択することが出来るので、半導体基板の小型化が可能であると共に、高感度の同調装置を実現することが出来る。

【0018】

また、前記半導体スイッチのOFF抵抗は、該半導体スイッチに直列に接続される前記コンデンサのインピーダンスより大きいことを特徴とする。

【0019】

これにより、接続されるコンデンサの静電容量に対応して、最適な半導体スイッチのOFF抵抗を選択することが出来るので、高感度の同調装置を実現するこ

とが出来る。

【0020】

また、前記複数のコンデンサの静電容量の合計値が 9600 pF 以下であることを特徴とする。

【0021】

これにより、複数のコンデンサを内蔵する半導体基板のサイズを $2\text{ mm} \times 1.6\text{ mm}$ 程度にすることが可能となり、実装効率を高めることが出来る。

【0022】

また、前記コイルのインダクタンスが 0.44 mH 以上であることを特徴とする。

【0023】

これにより、本発明の同調装置を電波修正時計の同調手段として用いた場合、前記複数のコンデンサの静電容量の合計値が 9600 pF 以下であるとする、標準電波の最も高い周波数 (77.5 KHz) を同調させることが出来る。

【0024】

また、前記コイルのインダクタンスが 4000 mH 以下であることを特徴とする。

【0025】

これにより、本発明の同調装置を電波修正時計の同調手段として用いた場合、前記半導体基板や該半導体基板の実装上の寄生容量が 4 pF 程度であるとする、標準電波の最も低い周波数 (40 KHz) を同調させることが出来る。

【0026】

本発明の電波修正時計は、前記同調装置と、該同調装置を制御し、該同調装置によって受信した標準電波を入力して時刻修正を行う制御手段と、該制御手段からの時刻情報を表示する表示手段とを有することを特徴とする。

【0027】

本発明の電波修正時計により、同調周波数の可変範囲が広く、且つ、高感度で安定した標準電波の受信が可能となる。

【0028】

また更に、金属材料によって成る金属外装を有し、該金属外装によって前記同調装置と前記制御手段と前記表示手段を覆い、機械的に保護するように構成したことを特徴とする。

【0029】

これにより、傷が付きにくく防水性に優れ、高級感のある金属外装を用いた電波修正時計を実現させることが出来る。

【0030】

また、前記金属外装に覆われる前記同調装置の前記コイルのインダクタンスは20mH以上であることを特徴とする。

【0031】

これにより、同調装置の受信感度を一定以上に保つことが可能となり、金属外装であっても高感度の電波修正時計を実現させることが出来る。

【0032】

また、前記同調装置の前記複数の半導体スイッチの開閉を制御し、前記同調周波数を可変することにより、複数の標準電波を受信するように構成したことを特徴とする。

【0033】

これにより、周波数の異なる複数の標準電波の受信が可能となり、各国各地域に対応した電波修正時計を実現させることが出来る。

【0034】

また、前記同調装置の前記同調周波数を可変するための同調制御情報を記憶する同調記憶手段を有することを特徴とする。

【0035】

これにより、同調記憶手段に受信する標準電波の情報を記憶出来るので、複数の標準電波を任意に選択し受信することが出来る。

【0036】

また、前記同調記憶手段は、前記同調装置の内部に備えられていることを特徴とする。

【0037】

これにより、同調装置の内部に受信する標準電波の情報を記憶出来るので、同調装置の製造工程や調整工程を簡略化することが出来る。

【0038】

また、前記同調記憶手段は、パターンカット手段、又はヒューズROM、又は不揮発性メモリであることを特徴とする。

【0039】

これにより、電波修正時計の仕様に応じて最適な同調記憶手段を選択でき、コストダウンや製造工程の簡略化を実現できる。

【0040】

【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて詳細に説明する。図1は本発明の第1の実施形態である同調装置の回路図である。図1に於いて、1は本発明の同調装置である。2は電波を受信するコイルとしての受信アンテナであり、略棒状の高透磁率材料に導線を巻いて形成され、受信した電波によって誘起されるアンテナ信号P6、P7を出力する。3はワンチップによって成る半導体基板としての同調ICである。4a～4fは同調IC3の内部に形成される複数のコンデンサであり、SiO₂等によって成る酸化膜を誘電体として形成される。該コンデンサ4a～4fの一方の端子は共通に接続されて受信アンテナ2のアンテナ信号P6に接続される。

【0041】

5a～5fは半導体スイッチとしてのNチャンネルMOSトランジスタ（以下N-Trと略記）である。N-Tr5a～5fのドレイン端子Dはコンデンサ4a～4fの他方の端子に直列に接続され、N-Tr5a～5fのソース端子Sは共通に接続されて受信アンテナ2のアンテナ信号P7に接続され、更に電氣的接地であるGNDに接続される。尚、電氣的接地であるGNDはアンテナ端子P6に接続されても良い。6はスイッチ制御手段としてのカウンタ回路であり、クロック端子CLとイネーブル端子ENを入力端子として備え、クロック端子CLからのパルスを実行するバイナリカウンタとして動作し、出力端子としてカウント端子Q0～Q5を備えている。

【0042】

P0～P5はカウンタ回路6のカウンタ端子Q0～Q5より出力されるカウント信号であり、N-Tr5a～5fのゲート端子Gにそれぞれ接続される。P8はカウンタ回路6のクロック端子CLに接続されるクロック信号であり、P9はカウンタ回路6のイネーブル端子ENに接続されるイネーブル信号である。P10は同調装置1の出力としての同調信号であり、同調IC3の内部でコンデンサ4a～4fの一方の端子とアンテナ信号P6に接続される。尚、アンテナ信号P6がGNDに接続される場合は、同調信号P10はアンテナ信号P7に接続される。

【0043】

次に本発明の第1の実施形態である同調装置1の動作を説明する。図1に於いて、イネーブル信号P9が論理“0”の期間は、カウンタ回路6はリセット状態を保ち、カウンタ端子Q0～Q5より出力されるカウント信号P0～P5は論理“0”を保持する。この結果、N-Tr5a～5fのゲート端子Gの電位は零ボルトを保持するので、N-Tr5a～5fは全てOFF状態となり、複数のコンデンサ4a～4fは受信アンテナ2に対して切断され、同調回路は形成されない。

【0044】

次にイネーブル信号P9が論理“1”になると、カウンタ回路6はリセットが解除され、クロック信号P8のパルスをカウントするスタンバイ状態となる。ここで、クロック信号P8によって1個のパルスがクロック端子CLに入力されると、カウンタ回路6はカウント動作を実行し、カウンタ端子Q0の出力であるカウント信号P0は論理“1”となる。同様に、クロック信号P8によって2個のパルスがクロック端子CLに入力されると、カウンタ回路6はカウント動作を実行し、カウンタ端子Q1の出力であるカウント信号P1が論理“1”となる。

【0045】

同様に、クロック信号P8によって63個のパルスがクロック端子CLに入力されたとすると、カウンタ回路6は最大カウント数になり、全てのカウント信号P0～P5が論理“1”となる。ここで、カウント信号P0～P5は前述した如

くにN-Tr 5 a～5 fのゲート端子Gに接続されているので、論理“1”となったカウント信号P 0～P 5に接続されているN-Tr 5 a～5 fはONとなる。そして、ONとなったN-Tr 5 a～5 fにそれぞれ直列に接続されているコンデンサ4 a～4 fは受信アンテナ2に接続され、受信アンテナ2と該受信アンテナ2に接続されたコンデンサ4 a～4 fによって並列共振回路が形成され、該並列共振回路が同調装置1の同調回路として機能する。

【0046】

ここで一例として、コンデンサ4 aの静電容量は12.5 pF、コンデンサ4 bの静電容量は25 pF、コンデンサ4 cの静電容量は50 pF、コンデンサ4 dの静電容量は100 pF、コンデンサ4 eの静電容量は200 pF、コンデンサ4 fの静電容量は400 pFとして同調IC 3の内部に形成したとする。この結果、クロック信号P 8のパルス数に応じて、12.5 pFの分解能で最小0 pFから最大787.5 pFの静電容量が受信アンテナ2に対して並列に接続され同調回路が形成される。但し、実際には同調IC 3の内部や実装に伴う配線等によって寄生容量や浮遊容量が存在するので、上記の静電容量に数pF～十数pFの静電容量が付加される。

【0047】

この受信アンテナ2と該受信アンテナ2にN-Tr 5 a～5 fを介して接続されるコンデンサ4 a～4 fによって形成される同調回路の同調周波数（すなわち共振周波数）Fは、受信アンテナ2のインダクタンスをLとし、接続されたコンデンサ4 a～4 fによる合計静電容量をCとすれば、 $F = 1 / 2 \pi \sqrt{LC}$ となる（式1）。よって、式1により、コンデンサ4 a～4 fの合計静電容量が可変されると同調周波数Fも可変することが理解できる。ここで、同調周波数Fに於いて、受信アンテナ2とコンデンサ4 a～4 fによる同調回路のインピーダンスは最大となるので、同調周波数Fに等しい受信電波が受信アンテナ2に到来すると、アンテナ信号P 6、P 7間に同調周波数Fに等しい受信電波が選択的に誘起されて同調信号P 10として出力される。

【0048】

すなわち、本発明の同調装置1は、クロック信号P 8のパルス数に応じてコン

デンサ 4 a ~ 4 f を受信アンテナ 2 に接続するので、同調周波数 F を任意に可変することが出来、この結果、受信アンテナ 2 に到来する様々な周波数の電波の中から同調周波数 F によって選択される特定の電波を受信することが出来る。尚、この実施形態に於いては複数のコンデンサ 4 a ~ 4 f は 6 個であり、該コンデンサ 4 a ~ 4 f を開閉する N-T r 5 a ~ 5 f も 6 個であるが、この数に限定されるものではなく、更に広い範囲の同調周波数が必要であればコンデンサと N-T r の数を増やして良く、また、それほど広い範囲の同調周波数が必要でなければ、コンデンサと N-T r の数を減らしても良い。また、コンデンサ 4 a ~ 4 f のそれぞれの静電容量も、要求性能に応じて任意に決めることが出来る。

【0049】

次に図 2 ~ 図 4 に基づいて、図 1 で示した半導体スイッチとしての N-T r 5 a ~ 5 f の ON 抵抗と OFF 抵抗が同調回路にどのように影響し、また、該 N-T r 5 a ~ 5 f の ON 抵抗と OFF 抵抗の好ましい値について検証する。図 2 は、図 1 で示した同調装置 1 の同調回路の等価回路と実験回路を示しており、図 2 (a) は、同調装置 1 の N-T r 5 a ~ 5 f が ON 状態の時の等価回路を示し、図 2 (b) は、同調装置 1 の N-T r 5 a ~ 5 f が OFF 状態の時の等価回路を示している。

【0050】

図 2 (a) に於いて、4 はコンデンサ 4 a ~ 4 f を代表するコンデンサであり、5 は N-T r 5 a ~ 5 f を代表する N-T r である。該 N-T r 5 のゲート端子 G に電圧 V g が印加されると、N-T r 5 は ON する。このときの等価回路は矢印 A で示すようになる。ここで、図 2 (a) の等価回路に於いて、5 o n は N-T r 5 の ON 抵抗を表しており、5 s は N-T r 5 の ON 動作を示すスイッチであり、4 は N-T r 5 に直列に接続されているコンデンサある。すなわち、N-T r 5 は半導体スイッチであるので、ON 状態であったとしても一定量の ON 抵抗 5 o n が存在する。

【0051】

次に図 2 (b) に於いて、コンデンサ 4 はコンデンサ 4 a ~ 4 f を代表するコンデンサであり、N-T r 5 は N-T r 5 a ~ 5 f を代表する N-T r である。

該N-Tr 5のゲート端子Gはソース端子Sと同電位であるので、N-Tr 5はOFFする。このときの等価回路は矢印Bで示すようになる。ここで、図2 (b) の等価回路に於いて、5 o f fはN-Tr 5のOFF抵抗を表しており、5 sはN-Tr 5のOFF動作を示すスイッチであり、4はN-t r 5に直列に接続されるコンデンサである。すなわち、N-Tr 5は半導体スイッチであるので、OFF状態であったとしてもその抵抗値は無限大でなく、一定量のOFF抵抗5 o f fが存在する。

【0052】

このように、半導体スイッチであるN-Tr 5はON抵抗5 o nとOFF抵抗5 o f fを持っているが、このON抵抗5 o nとOFF抵抗5 o f fの同調回路に対する影響は無視することが出来ない。ここで、ON抵抗5 o nは、N-Tr 5のトランジスタサイズを出来る限り大きくすれば、ほぼ零に近いON抵抗を得ることは可能であるが、トランジスタサイズを大きくするとN-Tr 5を内蔵する同調IC 3のチップサイズも大きくなり、コストアップや同調装置としての小型化に問題が生じる。また、N-Tr 5のトランジスタサイズを大きくすると、浮遊容量や寄生容量が増大し同調周波数の可変範囲を狭めるという問題も生じる。

【0053】

また、OFF抵抗5 o f fは、N-Tr 5がONするために必要なしきい値電圧を高くすれば、相当大きなOFF抵抗を得ることは可能であるが、同調装置1を電波修正時計等の電池駆動の機器に組み込むには低電圧駆動が不可欠であり得策ではない。また、しきい値電圧を高くするとON抵抗が増える結果となり、相反する問題も生じる。このようなことから、同調回路への悪影響を最小限に抑え、且つ、同調IC 3のチップサイズを増やすことなく、また、低電圧駆動も可能なN-TrのON抵抗とOFF抵抗の好ましい選択が必要となる。

【0054】

本出願人は、以上のような観点から半導体スイッチとしてのN-TrのON抵抗とOFF抵抗の影響を調べ最適値を検証する実験を実施したので、以下説明する。図2 (c) は、N-TrのON抵抗とOFF抵抗の最適値を検証する実験回

路であり、図1で示した同調装置1の受信アンテナ2と複数のコンデンサ4a～4f及びN-Tr 5a～5fの構成に準じた同調回路である。図2(c)に於いて、2は図1と同等の受信アンテナである。10a～10dはリーク電流の少ないチップタイプ、またはディスクリットタイプのコンデンサであり、それぞれ静電容量を異ならせて配置され、一方の端子は共通に接続されて受信アンテナ2の一方の端子に接続される。

【0055】

11a～11dは、図1のN-Tr 5a～5fに相当するスイッチであり、ON抵抗が非常に小さいタイプを選択している。12は図1のN-Tr 5a～5fのON抵抗又はOFF抵抗に相当する可変抵抗であり、広い範囲で抵抗値を変換することが出来る。該可変抵抗12はコンデンサ10a～10dとスイッチ11a～11dの間に任意に配置することが出来るが、図2(c)に於いてはコンデンサ10aとスイッチ11aの間に配置されている。尚、コンデンサ10aの静電容量は1800pF、コンデンサ10bの静電容量は1000pF、コンデンサ10cの静電容量は560pF、コンデンサ10dの静電容量は100pFとして設定した。

【0056】

13は励磁用コイルであり、受信アンテナ2の近傍に配置して受信電波に相当する交流磁界14を発生する。15は交流信号源であり励磁用コイル13に交流磁界14を発生させるために40KHz前後の交流信号を供給する。受信アンテナ2は、コンデンサ10a～10dの合計静電容量に対して、同調周波数が約40KHzになるようにインダクタンスを調整したものを使用する。16は受信アンテナ2の両端子に接続される高入力インピーダンスの交流電圧計であり、受信アンテナ2に誘起される交流信号を測定する。

【0057】

次に実験方法を説明する。図2(c)に於いて、まず、可変抵抗12の抵抗値を十分に小さくし、スイッチ11a～11dはすべて閉じる。次に、交流信号源15によって励磁用コイル13に交流信号を供給し交流磁界14を発生させる。これにより、受信アンテナ2には交流磁界14によって交流信号が誘起され、交

流電圧計 1 6 は誘起された交流信号を測定することが出来る。ここで、交流信号源 1 5 の周波数を変化させて最も交流電圧計 1 6 の測定値が大きい周波数が受信アンテナ 2 とコンデンサ 1 0 a ~ 1 0 d の合計静電容量による同調周波数であり、この同調周波数に於ける交流電圧計 1 6 の値を記録する。

【0 0 5 8】

次に、可変抵抗 1 2 の抵抗値を少し大きくしてから、前述と同様に交流信号源 1 5 の周波数を微調して交流電圧計 1 6 の測定値が最も大きくなる値を記憶する。以下同様に、可変抵抗 1 2 の抵抗値を順次大きくしながら交流電圧計 1 6 の値を記録する作業を繰り返し、可変抵抗 1 2 の抵抗値とコンデンサ 1 0 a の交流信号に対するインピーダンスとの比が 1 となるまで測定し、更にその比が 1 0 倍、1 0 0 倍、1 0 0 0 倍となるまで可変抵抗 1 2 の抵抗値を増加させて交流電圧計 1 6 の測定値を記録する。

【0 0 5 9】

図 3 は上記の測定結果をグラフにまとめたものであり、インピーダンス比—アンテナ利得特性図である。図 3 に於いて、X 軸は可変抵抗 1 2 の抵抗値とコンデンサ 1 0 a ~ 1 0 d の周波数に対するインピーダンスとの比率であり、Y 軸はアンテナ利得であって交流電圧計 1 6 の読みをデシベル表示したものであり、交流信号源 1 5 の出力電圧を基準の 0 d B として表している。

【0 0 6 0】

図 3 に於いて、2 0 は 1 8 0 0 p F のコンデンサ 1 0 a に可変抵抗 1 2 を直列に接続したときのアンテナ利得特性である。ここで、抵抗／コンデンサインピーダンス比が非常に小さい 0 . 0 0 1 付近（すなわち可変抵抗 1 2 の抵抗値が非常に小さい領域）では、アンテナ利得は - 3 0 d B 位であり、比較的高い利得を示している。しかし、図示する如く、抵抗／コンデンサインピーダンス比を大きくしていくとアンテナ利得は急激に低下し、抵抗／コンデンサインピーダンス比が 1 の領域では最もアンテナ利得が低下して - 6 0 d B に達している。

【0 0 6 1】

更に、抵抗／コンデンサインピーダンス比が 1 を越えて増加するとアンテナ利得は再び上昇に転じ、抵抗／コンデンサインピーダンス比が 1 0 0 以上の領域（

すなわち可変抵抗 12 の抵抗値が非常に大きい領域) では、アンテナ利得は再び -30 dB 位まで上昇している。同様に 21 は 1000 pF のコンデンサ 10 b に可変抵抗 12 を直列に接続したときのアンテナ利得特性である。尚、このとき、コンデンサ 10 a に接続されていた可変抵抗 12 は取り外され、コンデンサ 10 a はスイッチ 11 a に直接接続される。

【0062】

ここで、アンテナ利得特性 21 を見ると、抵抗/コンデンサインピーダンス比が 1 の領域での減衰量は -54 dB 位であり、前述のアンテナ利得特性 20 と比較すると減衰量は多少軽減されてはいるが、コンデンサの静電容量が変わってもアンテナ利得特性の傾向に大きな差は無いことが分かる。同様に、22 は 560 pF のコンデンサ 10 c に可変抵抗 12 を直列に接続したときのアンテナ利得特性であり、23 は 100 pF のコンデンサ 10 d に可変抵抗 12 を直列に接続したときのアンテナ利得特性である。これらのアンテナ特性に於いても減衰量は異なるが、抵抗/コンデンサインピーダンス比が 1 の領域でアンテナ利得は最も低下しており、アンテナ利得特性の傾向は一致している。

【0063】

次に、可変抵抗 12 とコンデンサインピーダンスとの比率が 1 の近傍で、アンテナ利得がなぜ最も低下するのかを説明する。図 2 (c) に於いて、可変抵抗 12 がコンデンサ 10 a のインピーダンスと比較して無視できるほど小さい領域では、可変抵抗 12 の影響はほとんどないので、受信アンテナ 2 とコンデンサ 10 a ~ 10 d は LC 並列共振回路として動作し、損失が少ないのでアンテナ利得は大きい (例えば比率 0.01 以下の領域)。しかし、可変抵抗 12 の抵抗値が大きくなると、可変抵抗 12 は LC 並列共振回路の中で損失として働くので共振回路の Q が小さくなり、この結果、アンテナ利得は低下する。

【0064】

そして、可変抵抗 12 とコンデンサ 10 a のインピーダンス比が 1 の近傍では、可変抵抗 12 はコンデンサ 10 a に対して最も大きく影響するので、LC 並列共振回路の損失も最も大きくなり、この結果、アンテナ利得は最も低下する。しかし、可変抵抗 12 とコンデンサ 10 a のインピーダンスの比が 1 を越えると、

可変抵抗 12 によってコンデンサ 10a はコンデンサとしての働きを妨げられ、可変抵抗 12 がコンデンサ 10a のインピーダンスよりも十分に大きくなると（例えば比率 100 以上の領域）、コンデンサ 10a は LC 並列共振回路から切断されたことに等しくなり、LC 並列共振回路の C は、コンデンサ 10b ~ 10d の 3 個の合計静電容量だけとなる。この結果、共振周波数は多少ずれることになるが、可変抵抗 12 による損失は減少しアンテナ利得は再び高くなる。

【0065】

次に、図 3 の実験結果を基に、図 2 (a)、(b) で示す N-Tr 5 の ON 抵抗 5on と OFF 抵抗 5off の好ましい抵抗値を検証する。ここで、電波を受信する同調装置の電気的特性で重要な要素は、高感度と高選択度であると言って良い。この観点からすると、同調装置のアンテナ利得は出来る限り高いことが好ましく、また、同調回路は損失が少なく Q が高いことが好ましい。

【0066】

よって、図 3 のアンテナ利得特性から分かるように、N-Tr 5 の ON 抵抗 5on と OFF 抵抗 5off の値は共に、コンデンサのインピーダンスとの比率が 1 の近傍にならないように決定されなければならない。すなわち、半導体スイッチとしての N-Tr 5 の ON 抵抗 5on の値は、N-Tr 5 に直列に接続されるコンデンサ 4 のインピーダンスより小さいことが好ましい（すなわち比率 1 以下）。また同様に、N-Tr 5 の OFF 抵抗 5off の値は、N-Tr 5 に直列に接続されたコンデンサ 4 のインピーダンスより大きいことが好ましい（すなわち比率 1 以上）。

【0067】

次に、N-Tr 5 の ON 抵抗 5on と OFF 抵抗 5off の更に好ましい値を詳細に検証する。図 4 は、図 3 のインピーダンス比—アンテナ利得特性の部分拡大図であり、図 4 (a) は 1800 pF のコンデンサ 10a を用いたアンテナ利得特性 20 の抵抗／コンデンサインピーダンス比 0.01 以下の部分拡大図であり、図 4 (b) は同じく 1800 pF のコンデンサ 10a を用いたアンテナ利得特性 20 の抵抗／コンデンサインピーダンス比 250 位以上の部分拡大図である。

【0068】

図4 (a) に於いて、抵抗／コンデンサインピーダンス比0.001位でのアンテナ利得は-29.5 dBであり、この比率0.001は、可変抵抗12がほぼ零に近い値（すなわち理想的なON抵抗）である。よって、アンテナ利得-29.5 dBを理想的なアンテナ利得（矢印C）として定め、該理想的なアンテナ利得から3 dB減衰した-32.5 dBにおける抵抗／コンデンサインピーダンス比は図4 (a) から0.0084位（N3のポイント）であるので、ON抵抗50nとコンデンサ4のインピーダンス比は0.0084以下であることが好ましい。

【0069】

また、理想的なアンテナ利得-29.5 dBから、2 dB減衰した-31.5 dBにおける抵抗／コンデンサインピーダンス比は、0.0057位（N2のポイント）であるので、ON抵抗50nとコンデンサ4のインピーダンス比は図4 (a) から0.0057以下であることが更に好ましい。また、理想的なアンテナ利得-29.5 dBから、1 dBだけ減衰した-30.5 dBにおける抵抗／コンデンサインピーダンス比は、0.003位（N1のポイント）であるので、ON抵抗50nとコンデンサ4のインピーダンス比は図4 (a) から0.003以下であることが更に好ましい。

【0070】

次に図4 (b) に於いて、アンテナ利得-26.2 dBは、グラフの領域からは外れているが、可変抵抗12の値がほぼ無限大に近い（すなわち理想的なOFF抵抗）ときのアンテナ利得である。よって、-26.2 dBを理想的なアンテナ利得（矢印D）として定め、該理想的なアンテナ利得から3 dB減衰した-29.2 dBにおける抵抗／コンデンサインピーダンス比は図4 (b) から300位（F3のポイント）あるので、OFF抵抗50fとコンデンサ4のインピーダンス比は300以上であることが好ましい。

【0071】

また、理想的なアンテナ利得-26.2 dBから、2 dB減衰した-28.2 dBにおける抵抗／コンデンサインピーダンス比は図4 (b) から450位（F

2のポイント)であるので、OFF抵抗5offとコンデンサ4のインピーダンス比は450以上であることが更に好ましい。また、理想的なアンテナ利得-26.2dBから、1dBだけ減衰した-27.2dBにおける抵抗/コンデンサインピーダンス比は図4(b)から900位(F1のポイント)であるので、OFF抵抗5offとコンデンサ4のインピーダンス比は900以上であることが更に好ましい。

【0072】

以上のように、図2(c)で示した半導体スイッチとしてのN-TrのON抵抗とOFF抵抗の実験結果から、それぞれのON抵抗とOFF抵抗を好ましい値に設定することにより、図1で示す本発明の第1の実施形態である同調装置1の感度や選択度を向上させることが出来る。尚、本発明の第1の実施形態に於いて、半導体スイッチとしてNチャンネルMOSトランジスタを用いたが、このタイプのトランジスタに限定されるものではなく、PチャンネルMOSトランジスタでも良い。また、NチャンネルとPチャンネルの一对のMOSトランジスタを組み合わせたトランスミッションゲートでも良く、更にはバイポーラトランジスタであっても良い。

【0073】

また、図1に於けるN-Tr 5a~5fは、そのON抵抗を上記の基準で選択することにより、トランジスタサイズを最小限に小さくすることが出来る。例えば、図1に於いて、コンデンサ4aの静電容量は12.5pFとしたが、このインピーダンスは周波数を40KHzとすると約300KΩである。ここで、前述の実験結果から抵抗/コンデンサインピーダンス比の好ましい値(例えばアンテナ利得3dB減衰での値)は0.0084以下であるので、そのON抵抗は300KΩ×0.0084=2.5KΩとなる。N-Tr 5a~5fのトランジスタに於いてON抵抗2.5KΩは、十分に小さなトランジスタサイズによって実現できる。

【0074】

また、最も大きな静電容量を持つコンデンサ4fは40.0pFとしたが、このインピーダンスは同様に計算すると約10KΩであり、同様に抵抗/コンデンサ

インピーダンス比を 0.0084 とすると、その ON 抵抗は $84\ \Omega$ である。この ON 抵抗 $84\ \Omega$ は、N-Tr 5a ~ 5f のトランジスタに於いて一定のサイズを確保すれば、十分に実現できる大きさである。すなわち、本発明により直列に接続されるコンデンサの静電容量に応じて、半導体スイッチとしての N-Tr のトランジスタサイズを最小限に選定出来るので、同調 IC 3 のチップサイズを可能な限り小さく設計することが出来、コストダウンや同調装置の小型化を実現できる。また、N-Tr のトランジスタサイズを小さくできるために、N-Tr によって生じる寄生容量や浮遊容量を最小限に減らすことが可能となり、微少容量から大容量までを可変出来る優れた同調装置を実現できる。

【0075】

次に、図 1 に於ける N-Tr 5a ~ 5f の OFF 抵抗についても同様な効果を述べる事が出来る。例えば、前述の $12.5\ \text{pF}$ のコンデンサ 4a に対する N-Tr 5a の OFF 抵抗の好ましい値（例えばアンテナ利得 3 dB 減衰での値）は、抵抗/コンデンサインピーダンス比が 300 以上であるので、 $300\ \text{K}\Omega \times 300 = 90\ \text{M}\Omega$ となる。ここで、ON 抵抗 $2.5\ \text{K}\Omega$ の MOS トランジスタに於いて、OFF 抵抗 $90\ \text{M}\Omega$ は低電圧電源でも十分に実現できる値である。

【0076】

また、 $400\ \text{pF}$ のコンデンサ 4f に対する N-Tr 5f の OFF 抵抗の好ましい値も同様に計算すると、 $10\ \text{K}\Omega \times 300 = 3\ \text{M}\Omega$ となる。この OFF 抵抗 $3\ \text{M}\Omega$ は ON 抵抗 $84\ \Omega$ の MOS トランジスタに於いて、低電圧電源でも十分に実現できる値である。このように、直列に接続されるコンデンサに対応して最適な ON 抵抗、OFF 抵抗を選択することにより、低電圧駆動であっても優れた性能を有する同調装置を実現することが出来る。

【0077】

また、同調 IC 3 に内蔵される複数のコンデンサ 4a ~ 4f は、前述した如く、 SiO_2 等によって成る酸化膜を誘電体としたコンデンサであるので、空乏層を利用したコンデンサと比較してリーク電流が極めて低いので、損失の非常に少ない優れたコンデンサである。この結果、受信アンテナ 2 とによって成る同調回路の Q を高くすることが出来、受信電波に対する選択度が高く安定性に優れた同

調装置を実現することが出来る。

【0078】

次に、同調 IC 3 の内部に形成される複数のコンデンサの総静電容量の上限値について説明する。同調 IC 3 のチップサイズは実装効率を考慮すると極端に大きくすることは出来ず、また、チップサイズの大きさは即コストアップにも繋がるので、出来るだけ小さい方が好ましい。これらのことから同調 IC 3 のチップサイズは、2016 サイズのチップ部品と同等程度、すなわちその大きさは $2\text{ mm} \times 1.6\text{ mm}$ 以下が好ましい。ここで、前述した如く、コンデンサは酸化膜を誘電体として形成され、この酸化膜の厚さを 120 \AA 程度とすると、そのチップサイズ内で形成され得る最大の総静電容量は 9600 pF 程度となる。よって、同調 IC 3 の総静電容量は、 9600 pF 以下であることが好ましい。

【0079】

また更に、同調 IC 3 は実装用のパッドや半導体スイッチ、カウンタ回路等の制御手段を含むので、これらの占有面積を差し引くとコンデンサとして使用できる面積は $1.6\text{ mm} \times 1.2\text{ mm}$ 程度であり、この面積から総静電容量を算出すると 5760 pF 程度となる。よって、同調 IC 3 の総静電容量は、 5760 pF 以下であることが好ましい。また更に、同調 IC 3 は実装のためのポッティング樹脂の広がりや、モールド材の厚み等を考慮すると、チップサイズは更に小さくする必要がある。この条件から内蔵するコンデンサの総静電容量を算出すると 960 pF 程度となる。よって、同調 IC 3 の総静電容量は、 960 pF 以下であることが更に好ましい。

【0080】

次に、受信アンテナ 2 のインダクタンスの下限値について説明する。本発明の第 1 の実施形態である同調装置 1 を電波修正時計の同調装置として用いた場合、電波修正時計が受信する標準電波の中で最も高い送信周波数を出力している送信局はドイツの DCF 77 局であり、その送信周波数は 77.5 KHz である。また、前述した如く、同調 IC 3 の総静電容量はチップサイズ等から考慮して最大で 9600 pF 程度であることが好ましい。これらの二つの条件から受信アンテナ 2 のインダクタンスを算出すると、 0.44 mH 程度となる。よって、受信ア

ンテナ 2 のインダクタンスは、0.44 mH 以上であることが好ましい。

【0081】

また更に前述した如く、同調 IC 3 の総静電容量は、実装用パッドや制御手段の占有面積を考慮すると 5760 pF 程度であり、この条件から受信アンテナの 2 のインダクタンスを算出すると、0.73 mH 程度となる。よって、受信アンテナ 2 のインダクタンスは、0.73 mH 以上であることが好ましい。また更に前述した如く、同調 IC 3 の総静電容量は、同調 IC 3 の実装のためのポッティング樹脂の広がり大きさ等を考慮すると 960 pF 程度となり、この条件から受信アンテナ 2 のインダクタンスを算出すると、4.4 mH 程度となる。よって、受信アンテナ 2 のインダクタンスは、4.4 mH 以上であることが更に好ましい。

【0082】

次に、受信アンテナ 2 のインダクタンスの上限値について説明する。本発明の第 1 の実施形態である同調装置 1 を電波修正時計の同調装置として用いた場合、電波修正時計が受信する標準電波の中で最も低い送信周波数を出力している送信局は日本の福島局であり、その送信周波数は 40 KHz である。また、同調 IC 3 に内蔵されるコンデンサを全て受信アンテナ 2 から切断したときの、同調 IC 3 内部での寄生容量や浮遊容量の合計値は非常に小さく 4 pF 位と想定される。これらの二つの条件から受信アンテナ 2 のインダクタンスを算出すると、4000 mH 程度となる。よって、受信アンテナ 2 のインダクタンスは、4000 mH 以下であることが好ましい。

【0083】

また更に、受信アンテナ 2 の寄生容量も加味すると、同調 IC 3 に内蔵されるコンデンサを全て受信アンテナ 2 から切断したときの総静電容量は、14 pF 程度である。この条件から受信アンテナ 2 のインダクタンスを算出すると、1100 mH 程度となる。よって、受信アンテナ 2 のインダクタンスは、1100 mH 以下であることが更に好ましい。

【0084】

以上のように、本発明の第 1 の実施形態によれば、一つの半導体基板に半導体

スイッチとリーク電流の極めて少ないコンデンサとを組み合わせにより、Qが高く安定性に優れ、同調周波数の可変範囲が広い同調装置を実現することが出来る。また、半導体スイッチのON抵抗とOFF抵抗を、該半導体スイッチに接続されるコンデンサのインピーダンスに応じて好ましい値に選択するならば、同調回路の損失を更に減少させて高感度な同調装置を実現させることが出来る。また、半導体スイッチのON抵抗とOFF抵抗の選択により、トランジスタサイズを最小限に抑え留ことが出来るので、半導体基板としての同調ICの実装面積の削減、コストダウンが可能であり、更に、同調ICの浮遊容量や寄生容量を最小限に減らすことが出来るので、同調回路の静電容量を微小容量から大容量まで可変出来る優れた同調装置を提供することが出来る。

【0085】

また、同調回路の複数のコンデンサは、半導体基板内に形成されるので、外付け部品を大幅に削減でき、同調装置としての小型化や製造工程の簡略化が可能である。また、同調回路を形成する複数のコンデンサの切り替えは、半導体スイッチとしてのMOSトランジスタ等によって実現できるので、その切り替えのための電源は、他の回路と共通な単一電源で良く、他のマイナス電源等を必要としないため電源回路を簡略化でき、低消費電力化、小型化、コストダウン等に効果が大きい。

【0086】

次に、図5に基づいて本発明の第2の実施形態である同調装置を説明する。図5は本発明の第2の実施形態である同調装置の回路図である。尚、第1の実施形態と同一要素には同一番号を付し重複する説明は省略する。図5に於いて、30は本発明の第2の実施形態である同調装置である。7は同調IC3の外部に配置されるコンデンサであり、該コンデンサ7の一方の端子は同調IC3から出力される同調信号P10に接続され、他方の端子は同調IC3の内部にある半導体スイッチとしてのN-Tr5fのドレイン端子Dに接続される。尚、コンデンサ7は、チップタイプのセラミックコンデンサが好ましい。

【0087】

ここで、同調IC3に内蔵されるコンデンサ4a～4eの静電容量を、コンデ

ンサ 4 a は 12.5 pF、コンデンサ 4 b は 25 pF、コンデンサ 4 c は 50 pF、コンデンサ 4 d は 100 pF、コンデンサ 4 e は 200 pF とする。そして、同調 IC 3 の外部に配置されるコンデンサ 7 の静電容量を 400 pF とする。この場合、N-Tr 5 a ~ 5 f によって可変される静電容量の分解能及び最大値は、前述した第 1 の実施形態と等しいので同調装置としての性能は変わらないが、同調 IC 3 の内部に形成されるコンデンサの総静電容量は 387.5 pF となって半減するので、同調 IC 3 のチップサイズを大幅に縮小出来、実装効率の向上やコストダウンを実現することが出来る。

【0088】

また、同調 IC 3 に内蔵されるコンデンサの数も静電容量の合計値も減らさずに、外部に配置されるコンデンサ 7 を追加する形で接続すれば、合計の静電容量を倍増させることが出来るので、同調周波数の可変範囲を更に広げることが可能となる。また、本発明の第 2 に実施形態に於いては、同調 IC 3 の外部に配置されるコンデンサの数量を 1 個としたが、これに限定されず、2 個以上の複数であっても良い。更には、同調 IC 3 の内部に形成されるコンデンサ 4 a ~ 4 e を全て削除し、全てのコンデンサを同調 IC 3 の外部に配置しても良い。これによって、同調装置 30 の部品点数は増えるが、同調 IC 3 のチップサイズは最小限に出来るので、同調 IC 3 の大幅なコストダウンが可能となる。

【0089】

次に、本発明の同調装置を組み込んだ本発明の電波修正時計について説明する。図 6 は同調装置を組み込んだ本発明の第 3 の実施形態としての電波修正時計と、標準電波を送信する送信局との関係を示した説明図である。図 6 に於いて、40 はアナログ表示方式の電波修正時計である。41 は金属材料によって成る金属外装であり、42 は表示手段としての表示部であり、秒針 42 a、分針 42 b、時針 42 c、及び日付を表示する日付表示部 42 d によって構成される。2 は超小型の受信アンテナであり、好ましくは金属外装 41 の内部の 12 時方向に配置される。43 は時刻や日付を修正するリユーズである。44 は使用者（図示せず）の腕に装着するためのバンドである。

【0090】

45は標準電波を送信する送信局である。46は標準電波を放射する送信アンテナであり、47は標準時を高精度で計時する原子時計である。48は送信アンテナ46から送信される時刻情報としての標準時を搬送する標準電波である。標準電波48は通常数十KHzの長波によってなり、半径1000Km程度の範囲で受信することが出来る。尚、標準電波48の送信周波数や時刻情報フォーマットは、各国又は各地域の送信局でそれぞれ個別に設定されている。

【0091】

ここで、電波修正時計40で標準電波48を受信するには、前述した如く、受信アンテナ2が金属外装41の内部の12時方向に配置されているので、好ましくは電波修正時計40の12時方向を送信局45がある方向に向け、受信開始ボタン（図示せず）を操作する。電波修正時計40は標準電波48を受信すると、標準電波48の時刻情報フォーマットに対応する解読アルゴリズムを用いて解読し、秒分時や日付等の時刻情報と必要に応じて閏年やサマータイムの有無データ等を取得し、取得した時刻情報を計時して表示部42によって時刻情報や日付を表示する。尚、標準電波48の受信は深夜などのノイズが少なく受信環境の良い時刻に定期的に実行させることが好ましい。

【0092】

次に図7に基づいて本発明の第3の実施形態である電波修正時計40の回路ブロック構成を説明する。図7に於いて、1は本発明の第1の実施形態である同調装置である。50は電波修正時計40を制御する制御手段としての制御部である。51は制御部50に含まれる受信ICであり、増幅回路（図示せず）、フィルタ回路（図示せず）、デコード回路（図示せず）等を内蔵している。52は制御部50に含まれるマイクロコンピュータ（以下マイコンと略記）であり、電波修正時計40全体を制御する。

【0093】

53は制御部50に含まれる同調記憶手段としての記憶回路であり同調制御情報を記憶する。54は制御部50に含まれる基準信号源であり水晶発振器（図示せず）を内蔵して電波修正時計の基準信号を出力する。42は前述のアナログ表示方式の表示手段としての表示部であり、図示しないが駆動モータや輪列等を内

蔵する。55は電源部であり、同調装置1、表示部42、制御部50等に必要な電源を供給する。

【0094】

次に、各ブロックの接続関係を説明する。同調装置1の内部は既に第1の実施形態として説明しているので省略する。制御部50の受信IC51は、同調装置1の同調IC3からの出力である同調信号P10を入力し、デジタル信号に変換された復調信号P11を出力する。記憶回路53は同調制御情報としての同調データP12を出力し、基準信号源54は32,768Hzの基準信号P13を出力する。制御部50のマイコン52は、復調信号P11、同調データP12、基準信号P13を入力して、クロック信号P8、イネーブル信号P9、時刻情報としての時刻データP14を出力する。表示部42はマイコン52からの時刻情報としての時刻データP14を入力して時刻表示を行う。

【0095】

次に、図7に基づいて、電波修正時計40の動作を説明する。図7に於いて、電源部55が電源ライン（図示せず）を介して各回路ブロックに電力を供給すると、マイコン52は初期化処理を実行して各回路ブロックを初期化する。この結果、マイコン52の内部の時刻情報は初期化されてAM00:00:00となり、この初期化された時刻情報に基づいて時刻データP14を出力する。表示部42の秒針42a、分針42b、時針42cは、時刻データP14を入力して基準位置であるAM00:00:00に移動する。また、日付表示部42dも基準位置に移動する。

【0096】

次に、基準信号源54は基準信号P13の出力を開始する。マイコン52は基準信号P13を入力して内部で分周し、該基準信号P13に基づいて時刻情報の計時を開始し、該時刻情報に基づいて時刻データP14を出力して表示部42に伝達する。表示部42は時刻データP14を入力して時、分、秒、及び日付等の表示を順次行う。また、マイコン52は、外部からの操作や一定時間毎のタイマー等によって時刻修正モードに移行し、標準電波を受信するために受信動作を開始する。

【0097】

以降、時刻修正モードの動作を説明する。電波修正時計40が時刻修正モードになるとマイコン52は、イネーブル信号P9を同調装置1の同調IC3と制御部50の受信IC51に対して出力する。同調IC3はイネーブル信号P9によってリセット状態が解除され、クロック信号P8の入力を受け付けるスタンバイ状態となる。受信IC51はイネーブル信号P9によって増幅回路（図示せず）、フィルタ回路（図示せず）、デコーダ回路（図示せず）に電源を供給しスタンバイとなる。次に、マイコン52は記憶回路53にアクセスして同調制御情報としての同調データP12を取得し、該同調データP12に基づいて同調装置1の同調周波数を調整するために、クロック信号P8を出力する。

【0098】

次に、同調装置1の同調IC3は、クロック信号P8を入力して、前述した如く、クロック信号P8のパルス数に応じて同調IC3に内蔵されるコンデンサ4a～4fを切り替え、受信アンテナ2とによる同調周波数を可変して目的の標準電波を選択し受信する。次に、目的の標準電波が受信されると同調IC3は同調信号P10を出力し、受信IC51に入力する。受信IC51は同調信号P10を入力して増幅し、フィルタ回路によってノイズ成分等を除去し、更にデコード回路によってデジタル信号に変換し、復調信号P11を出力する。

【0099】

次に、復調信号P11を入力したマイコン52は、内部に記憶している解読アルゴリズムを用いて復調信号P11を解読し、時分秒日付等の標準時情報を得てマイコン52の内部に記憶している時刻情報を修正し、正しい標準時を記憶する。次に表示部42は標準時に修正された時刻データP14を入力し、表示時刻を正しく修正する。尚、記憶回路53は、フラッシュメモリ等による不揮発性メモリが書き換えも可能で使い易いが、コストの安いヒューズROM、又は、マイコン52等を実装するプリント基板（図示せず）の導電パターンを加工するパターンカット手段であっても良い。

【0100】

以上のように、制御部50のマイコン52は、記憶回路53の同調制御情報に

基づいて同調装置 1 を制御し、該同調装置 1 の同調回路を調整してその同調周波数を、目的とする標準電波の送信周波数に高精度に合わせ込むことが出来るので、高感度で安定性の高い標準電波の受信を実現出来、信頼性の高い電波修正時計を提供することが出来る。

【0101】

次に、電波修正時計 40 を金属外装に組み込んだ場合の同調装置 1 の構成について説明する。本発明の電波修正時計 40 は、図 6 で前述した如く金属外装 41 に覆われ、同調装置 1、表示部 42、制御部 50 等は機械的に保護されている。ここで、外装の材質としては電波を通しやすいプラスチック材料を用いた方が、アンテナ利得を高くでき標準電波を受信し易い。しかし、プラスチック材料は硬度が低いために外装に傷が付き易く、また、防水性にも問題があり、更には、高級感を持たせることが難しいという欠点もある。これらの欠点を解消するために金属外装を使用することが好ましいが、金属外装は電波を通しにくいためにアンテナ利得が低下するという大きな問題がある。

【0102】

この金属外装を用いることによって生じるアンテナ利得の低下を解決する手段として、受信アンテナ 2 の導線の巻き数を増やすことが効果的である。この理由は電磁誘導の原理に基づくものであり、コイルに誘起される起電力はコイルの巻き数に比例して増加することが知られている。すなわち、金属外装を使用することによって、外装内部に配置されている受信アンテナ 2 への標準電波による磁界はかなり減衰してしまうが、受信アンテナ 2 の導線の巻き数を増やすことによって、受信アンテナ 2 に誘起される起電力を増やすことが出来るので、磁界の減衰を補いアンテナ利得の低下を防ぐことが出来る。

【0103】

ここで、本出願人は金属外装によるアンテナ利得の低下を防ぐために、受信アンテナ 2 の導線の巻き数をどの程度増やせば良いかを様々な条件の基に検証したところ、受信アンテナ 2 のインダクタンスが 20 mH 以上であれば、アンテナ利得の低下を補うことが出来るというデータを得た。このため、電波修正時計に金属外装を用いる場合の受信アンテナ 2 のインダクタンスは、20 mH 以上である

ことが好ましい。しかし、受信アンテナ 2 のインダクタンスを増加させると、該受信アンテナ 2 と対になって同調回路を形成するコンデンサ（例えば、図 1 のコンデンサ 4 a ~ 4 f）の合計静電容量とその静電容量の最小分解能をかなり小さくする必要が生じる。

【0104】

例えば、同調装置 1 に於いて、受信アンテナ 2 のインダクタンスを 20 mH とし、同調回路の同調周波数を標準電波で最も高い送信周波数である 77.5 KHz としたとき、コンデンサ 4 a ~ 4 f の合計静電容量は 200 pF 前後となり、また、最小分解能は 1 pF 位が必要となる。このように微少な静電容量を切り替えるには、浮遊容量や寄生容量を出来る限り無くす必要があるが、本発明の同調装置は前述した如く、同調 IC 3 の内部の浮遊容量や寄生容量を最小限に減らすことが出来るので、受信アンテナ 2 のインダクタンスが 20 mH、またはそれ以上であっても、十分に対応できる同調回路を形成することが可能である。

【0105】

以上のように、本発明の第 3 の実施形態の電波修正時計は、外装に傷が付きにくく、防水性にも優れ、且つ、高級感を持たせることの出来る金属外装を用いることが出来るので、電波修正時計の製品としての品質を高める上でその効果は大きい。尚、本発明の電波修正時計 40 は、同調装置 1 を制御して同調周波数を可変し、目的の標準電波に対して最適な同調周波数の調整を実現させているが、この調整手段だけでなく、送信周波数の異なる複数の標準電波を任意に選択する標準電波選択手段として応用することも可能である。

【0106】

具体的には、日本国内に於いて標準電波を送信する送信局は二つあり、一つは福島局であって送信周波数は 40 KHz であり、他の一つは九州の佐賀局であって送信周波数は 60 KHz である。よって、電波修正時計を日本国内で使用する場合、上記二つの送信局からの標準電波を任意に受信できることが望ましい。この送信周波数の異なる複数の標準電波を受信する手段として、マイコン 52 からのクロック信号 P8 のパルス数を可変し、同調 IC 3 に内蔵される N-Tr 5 a ~ 5 f を開閉してコンデンサ 4 a ~ 4 f を切り替え、同調 IC 3 の同調周波数を

、目的とする標準電波の送信周波数に合わせて受信することが出来る。これにより、複数の標準電波を任意に選択して受信するマルチチャンネル対応の電波修正時計を容易に実現することが可能である。

【0107】

次に図8に基づいて、本発明の同調装置1と電波修正時計40の受信IC51の内部にある増幅回路の関係について説明する。図8(a)は同調装置1と受信IC51の増幅回路の概略回路図であり、図8(b)は等価回路であり、図8(c)は同調装置1と受信IC51の増幅回路の他の概略回路図である。図8(a)に於いて、70は本発明の同調装置1の一部回路の概略を示す同調回路であり、71は受信アンテナであり、72は受信アンテナ71に接続されるコンデンサであり、73はコンデンサ72を開閉する半導体スイッチのON抵抗又はOFF抵抗を表す抵抗である。

【0108】

80は本発明の電波修正時計の受信IC51の内部にある初段の増幅回路であり、81はPチャンネルMOSトランジスタ（以降P-Trと略記）であり、82はN-Trであり、該P-Tr81とN-Tr82によって、C-MOS構造の増幅回路を形成している。83は定電圧源84を受けてP-Tr81のゲート端子Gにバイアス電圧を供給するバイアス抵抗であり、85はN-Tr82のゲート端子Gとドレイン端子Dを結ぶフィードバック抵抗である。86と87は同調回路70からの同調信号P10を入力するカップリングコンデンサである。

【0109】

次に、図8(a)に基づいて同調回路70と初段の増幅回路80の動作概略を説明する。図8(a)に於いて、標準電波（図示せず）が受信アンテナ71に到来すると、受信アンテナ71とコンデンサ72との共振現象により標準電波が選択されて起電力が発生し、同調信号P10が出力される。増幅回路80は同調信号P10を入力し、カップリングコンデンサ86、87を介してP-Tr81とN-Tr82のゲート端子Gに供給され、増幅して出力信号P15を出力する。

【0110】

ここで、増幅回路80の入力側から見た等価回路を図8(b)に示す。図8(b)

b) に於いて、80aは増幅回路80の等価回路であり、該等価回路80aはカップリングコンデンサ86とバイアス抵抗83が直列接続し、また、カップリングコンデンサ87とフィードバック抵抗85が直列接続した二つの直列回路が並列に接続された回路である。これにより、等価回路80aは同調信号P10によって同調回路70と接続されているので、等価回路80aの回路定数によっては、同調回路70のコンデンサ72と、カップリングコンデンサ86、87が並列接続されることになり、この結果、同調回路70の同調周波数にずれが生じ、標準電波の周波数を正しく受信できない問題が発生する。

【0111】

この問題を解決するために、本発明の第1の実施形態で前述した如く、半導体スイッチのOFF抵抗と該半導体スイッチに直列に接続されるコンデンサのインピーダンスとの比率を考慮する考え方を適応すると良い。すなわち、同調回路70に対してカップリングコンデンサ86、87の影響を無くすために、カップリングコンデンサ86、87のインピーダンスよりバイアス抵抗83とフィードバック抵抗85を高い抵抗値に設定すれば、カップリングコンデンサ86、87は、同調回路70に対して切断されたことに等価となり、この結果、同調回路70に対して影響を無くすことが出来る。

【0112】

特に、前述した如く、電波修正時計の外装を金属外装とする場合は、受信アンテナ71のインダクタンスを大きくする必要があるので、同調回路70のコンデンサ72は静電容量が小さくなるために浮遊容量や寄生容量の影響を受け易い。このため、金属外装を用いた電波修正時計では、バイアス抵抗83とフィードバック抵抗85と、カップリングコンデンサ86、87とのインピーダンスの比率は出来るだけ大きくすることが好ましい。

【0113】

また、電波修正時計に金属外装を用いる場合は、前述した如くに、受信アンテナ71の導線の巻き数を増やす必要があるので、インダクタンスが増加するだけでなく、受信アンテナ71の直流抵抗分も18Ω程度乃至38Ω程度まで増加し、更には、コンデンサ72の容量も小さいために、同調回路70の出力インピー

ダンスはかなり上昇する。よって、効率よく同調信号 P10 を増幅するには、増幅回路 80 の入力インピーダンスを高くすることが必要である。

【0114】

ここで、増幅回路 80 は MOS 型トランジスタである P-Tr 81 と N-Tr 82 によって構成されているので、入力インピーダンスは高く増幅回路としては適しているが、実際には増幅回路 80 の入力インピーダンスはバイアス抵抗 83 とフィードバック抵抗 85 が決定する。このため、電波修正時計に金属外装を用いる場合は、バイアス抵抗 83 とフィードバック抵抗 85 の抵抗値を出来るだけ大きくすることが好ましい。

【0115】

次に、図 8 (c) に基づいて、受信 IC 51 に内蔵する増幅回路の別の実施形態を示す。図 8 (c) に於いて、90 は本発明の電波修正時計の受信 IC 51 の内部にある初段の増幅回路であり、91 は P-Tr であり、92 は N-Tr であり、93 は、P-Tr 91 と N-Tr 92 のゲート端子 G とドレイン端子 D を接続するフィードバック抵抗である。同調回路 70 は図 8 (a) と同様であるので説明は省略する。ここで増幅回路 90 は、増幅回路 80 にあったカップリングコンデンサ 86、87 が無く、同調信号 P10 を直接 P-Tr 91 と N-Tr 92 のゲート端子 G に入力し増幅している。

【0116】

図 8 (c) に於いて、増幅回路 90 の入力インピーダンスは、フィードバック抵抗 93 に依存し、等価的には同調回路 70 に対して、フィードバック抵抗 93 が並列に接続されることになる。よって、フィードバック抵抗 93 の抵抗値が小さいと、同調回路 70 の損失を増やすことになって Q が低下し、アンテナ利得を下げると共に選択度も低下して好ましくない。このため、フィードバック抵抗 93 は、同調回路 70 のコンデンサ 72 のインピーダンスに対して、約 10 倍以上大きいことが好ましい。以上のように、同調回路 70 に接続される受信 IC の回路構成と回路定数を考慮することにより、同調装置のアンテナ利得や Q を改善することが出来、より高性能な同調装置とそれを用いた電波修正時計を提供できる。

【0117】

また、本発明の第3の実施形態に於いて、同調装置は本発明の第1の実施形態である同調装置1を電波修正時計40に組み込んで実施形態としたが、これに限定されず、本発明の第2の実施形態である同調装置30を組み込んで電波修正時計を構成しても良い。また、第3の実施形態に於いて、表示部42はアナログ表示方式を採用したが、これに限定されず、表示部42にLCD等によって成るデジタル表示を用いたデジタル表示方式であっても良く、更には、アナログとデジタルの複合表示方式の電波修正時計であっても良い。

【0118】

次に、図9に基づいて本発明の第4の実施形態である電波修正時計の回路ブロック構成と動作を説明する。尚、本発明の第3の実施形態と同一要素には同一番号を付し重複する説明は省略する。図9に於いて、100は同調制御情報を記憶する記憶回路53を内蔵する同調装置である。マイコン52は同調装置100に内蔵される記憶回路53に、アドレス信号P16を出力する。記憶回路53はアドレス信号P16を入力し、該アドレス信号P16に基づいて内部に記憶している同調制御情報を読み出し、同調データP12を出力する。

【0119】

同調装置100の同調IC101は内部に変換回路（図示せず）を有し、該変換回路は同調データP12を入力してデータに応じてパルスを出力するクロック信号を発生し、同調IC101に内蔵される複数のコンデンサを切り替えて同調周波数を調整し、標準電波を受信する。その他の電波修正時計としての動作は第3の実施形態と同様であるので省略する。尚、図9に於いて、記憶回路53は同調IC101の外部に配置したが、これに限定されず、記憶回路53を同調IC101に内蔵し、同調IC101をワンチップによって構成しても良い。

【0120】

また、記憶回路53は、フラッシュメモリ等による不揮発性メモリが書き換えも可能で使い易いが、コストの安いヒューズROM、又は、同調IC101を実装するプリント基板（図示せず）の導電パターンを加工するパターンカット手段であっても良い。また、本発明の第4の実施形態は、第3の実施形態と同様に、

標準電波に対して最適な同調周波数の調整を実現させるだけでなく、送信周波数の異なる複数の標準電波を選択する標準電波選択手段として応用することも可能である。

【0 1 2 1】

以上のように、本発明の第 4 の実施形態によれば、同調制御情報を記憶している記憶回路 5 3 を同調装置 1 0 0 に内蔵させているので、電波修正時計を制御する制御部 5 0 と標準電波を受信する同調装置 1 0 0 の機能を明確に分離でき、同調装置の調整工程の簡略化やコストダウンの実現が可能となる。すなわち、受信アンテナ 2 のインダクタンスは製造ばらつきによって個体差があり、また、同調 I C 1 0 1 に内蔵する複数のコンデンサも、I C の製造ばらつきによって個体差を有する。

【0 1 2 2】

このため、同一の標準電波を受信する同調装置であっても、最適な同調を得るには、個々の同調装置毎にコンデンサを切り替えるための同調制御情報が異なる。よって、同調装置 1 0 0 の製造工程に於いて、同調装置 1 0 0 毎に異なる同調制御情報を記憶する記憶回路 5 3 を同調装置 1 0 0 に内蔵していれば、同調装置 1 0 0 の調整工程が簡略化でき、調整工数も短縮し、更には同調装置 1 0 0 と制御部 5 0 を個別に管理できるので工程管理も容易となる。尚、本発明の同調装置は、電波修正時計に限定されるものではなく、電波を送受信する各種の電子機器に幅広く応用することが可能である。

【0 1 2 3】

次に、本発明の同調装置とそれを用いた電波修正時計のアンテナ同調調整方法について説明する。従来、電波修正時計のアンテナ同調の調整は、同調用のコンデンサを何種類も用意し、コンデンサを同調回路に仮実装した後、同調周波数を測定し、同調周波数がずれていた場合は、実装したコンデンサを取り除いて別の容量が異なるコンデンサを再実装して同調周波数を測定するという、時間と労力のかかる調整方法を採用していた。しかし、本発明の同調装置とそれを用いた電波修正時計では、アンテナ同調の調整を短時間で且つ、自動的に実施することが出来るので、以下説明する。

【0124】

図10は、電波修正時計のアンテナ同調調整方法を示す原理図であり、図10(a)は、接触方式のアンテナ同調調整方法を示す原理図であり、図10(b)は、非接触方式のアンテナ同調調整方法を示す原理図である。図10(a)に於いて、40aは本発明の第3、第4の実施形態と同様な電波修正時計であり、前述した如く、同調装置1、制御部50を有し、同調装置1は受信アンテナ2、同調IC3を有している。

【0125】

また、電波修正時計40aは、外部からの制御情報伝達手段としてインターフェース回路（以降I/F回路と略記）110を備えている。111は電波修正時計40aのアンテナ同調を自動的に調整する自動調整装置であり、図示しないが、内部に交流信号源、交流電圧計、マイコン等による制御部を有している。112は励磁用空芯コイルであり、自動調整装置111から出力される交流信号P20a、P20bによって駆動され、交流磁界113を出力する。P21は自動調整装置111から出力される制御信号であり、I/F回路110を介して制御部50に入力される。

【0126】

次に、図10(a)に基づいてアンテナ同調の調整方法について説明する。電波修正時計40aのアンテナ同調を調整するために、まず、励磁用空芯コイル112を電波修正時計40aの受信アンテナ2に近接して配置する。自動調整装置111は、交流信号P20a、P20bを出力して励磁用空芯コイル112を駆動する。ここで例えば、電波修正時計40aを40KHzの標準電波に同調させたい場合は、40KHzの交流信号P20a、P20bを出力し、また、60KHzの標準電波に同調させたい場合は、60KHzの交流信号P20a、P20bを出力する。

【0127】

次に自動調整装置111は、制御信号P21を出力してI/F回路110を介して制御部50を動作させ、制御部50は制御信号P21に応じて同調IC3へクロック信号P8を順次出力する。同調IC3はクロック信号P8を入力し、該

クロック信号 P 8 のパルス数に応じて内蔵するコンデンサを順次切り替え、同調周波数を可変する。ここで、受信アンテナ 2 は、励磁用空芯コイル 112 からの交流磁界 113 を受けて電磁誘導によって起電力を誘起し、アンテナ信号 P 6、P 7 を出力する。同調 IC 3 は、アンテナ信号 P 6、P 7 を入力して同調信号 P 10 を出力する。このとき、交流信号 P 20 a、P 20 b の周波数と受信アンテナ 2 と同調 IC 3 に内蔵されるコンデンサとによる同調周波数が一致したときに、同調信号 P 10 の信号レベルは増加しピークとなる。

【0128】

自動調整装置 111 は、同調信号 P 10 を入力して内部で増幅し、該増幅された同調信号 P 10 を交流電圧計によって測定し、受信アンテナ 2 のアンテナ出力として内部に記憶する。図 11 は、自動調整装置 111 がクロック信号 P 8 のパルス数に応じて変化するアンテナ出力を測定しプロットしたアンテナ出力特性図である。図 11 に於いて、クロック信号 P 8 のパルス数が少ない領域ではアンテナ出力（すなわち同調信号 P 10 の信号レベル）は小さいが、パルス数の増加に伴ってアンテナ出力は増加し、パルス数が 28 個付近でアンテナ出力は最大となり、それ以降は、パルス数の増加に伴って再びアンテナ出力は減少している。

【0129】

すなわち、図 11 のアンテナ出力特性から、パルス数 28 個付近での同調周波数が、交流信号 P 20 a、P 20 b の周波数に対して一致し同調していることが解る。これにより、アンテナ出力がピークとなったパルス数を、制御部 50、または、同調装置 1 に内蔵される記憶回路に同調制御情報として記憶させれば、同調装置 1 は標準電波に対して高精度に同調され、感度が高くノイズにも強い電波修正時計を実現することが出来る。また、複数の標準電波を受信する場合は、交流信号 P 20 a、P 20 b の周波数をそれぞれの標準電波に等しい周波数に設定し、同様な測定を行い、アンテナ出力のピーク点に対応するパルス数を記憶すれば、複数の標準電波を任意に受信することが出来る。

【0130】

また、図 11 に於いて、同調回路の Q が低い場合には、アンテナ出力のピーク点がなだらかでピーク点を見つけることが難しい場合がある。このような場合に

は図 11 に示すように、アンテナ出力の上昇の傾き (K_1) と下降の傾き (K_2) を自動調整装置 111 内のマイコンで算出し、二つの傾きの K_1 と K_2 の交点をアンテナ出力のピーク点とするなど、コンピュータ・プログラムによってピーク点を予測し同調させても良い。以上のように、電波修正時計のアンテナ同調の調整を励磁用空芯コイル 112 と自動調整装置 111 によって実現することが出来るので、電波修正時計の製造時の調整工程を簡略化出来ると共に、調整工数も短縮することが出来る。

【0131】

次に、図 10 (b) に基づいて、非接触方式のアンテナ同調調整の構成と方法を説明する。尚、図 10 (a) で示した接触方式のアンテナ同調調整方法の原理図と同一要素には同一番号を付し重複する説明は省略する。図 10 (b) に於いて、115 は検出用空芯コイルであり、受信アンテナ 2 に近接して配置される。P22a、P22b は検出用空芯コイル 115 に誘起される検出信号であり、自動調整装置 111 に入力される。116 は電波修正時計 40a に内蔵されるワイヤレス I/F 回路であり、自動調整装置 111 から出力される赤外線又は微小電力の無線等によるワイヤレス制御信号 P23 を受信し、その制御情報を制御部 50 に伝達する。

【0132】

次に、図 10 (b) に基づいて非接触方式のアンテナ同調の調整方法について説明する。電波修正時計 40a のアンテナ同調を調整するために、まず、自動調整装置 111 は、交流信号 P20a、P20b を出力して励磁用空芯コイル 112 を駆動する。ここで、受信アンテナ 2 は、励磁用空芯コイル 112 からの交流磁界 113 を受けて電磁誘導によって起電力を誘起し、アンテナ信号 P6、P7 を出力するが、この受信アンテナ 2 に誘起されたアンテナ信号 P6、P7 によって、受信アンテナ 2 から交流磁界 117 が発生する。受信アンテナ 2 に近接する検出用空芯コイル 115 は、この交流磁界 117 を受けて電磁誘導によって起電力を誘起し、検出信号 P22a、P22b を出力する。

【0133】

次に、自動調整装置 111 は、検出信号 P22a、P22b を入力して内部で

増幅し、該増幅された検出信号 P 2 2 a、P 2 2 b を交流電圧計によって測定し、受信アンテナ 2 のアンテナ出力として記憶する。尚、同調 IC 3 に内蔵されるコンデンサの切り替え制御は、自動調整装置 1 1 1 より出力されるワイヤレス制御信号 P 2 3 によって順次行われる。この結果、自動調整装置 1 1 1 は図 1 1 で示すアンテナ出力特性と同様なデータを得ることが出来、アンテナ出力のピーク点を求めることが出来る。すなわち、この非接触方式のアンテナ同調調整方法によれば、アンテナ出力は検出用空芯コイル 1 1 5 で検出でき、また、同調回路の同調周波数を可変するためのコンデンサの切り替え制御は、ワイヤレス制御信号 P 2 3 によって行うので、電波修正時計 4 0 a に対して完全に非接触でアンテナ同調の調整を行うことが出来る。

【0134】

このことは、電波修正時計を外装に組み込んだ後で、非接触によってアンテナ同調を調整できるので、好都合である。すなわち、電波修正時計は、外装に組み込む前と組み込んだ後では、浮遊容量等の差により同調周波数がずれる傾向にあるが、外装に組み込んだ後にアンテナ同調調整が出来れば、外装による同調周波数のずれをキャンセル出来、より高精度なアンテナ同調を実現出来るからである。また、非接触で調整が出来ることは電波修正時計の製造時の調整工程を更に簡略化出来、また、調整工数も更に削減できる。また、製造時の調整工程だけでなく、電波修正時計を使用中に何らかの原因でアンテナ同調に狂いが生じた場合など、外装を開けることなくアンテナ同調の再調整が出来るので、電波修正時計のメンテナンスにも大きな効果がある。

【0135】

【発明の効果】

以上の説明によって明らかなように本発明によれば、複数のコンデンサを半導体スイッチの開閉によって切り替えられるので、同調周波数を任意に可変することが出来、同調周波数の可変範囲が広く、安定性に優れ、小型で高性能な同調装置と、それを用いた電波修正時計を提供することが出来る。

【図面の簡単な説明】

【図1】

本発明の第1の実施形態である同調装置の回路図である。

【図2】

本発明の第1の実施形態である同調装置の同調回路の等価回路と実験回路を示し、図2(a)はN-TrがON状態での同調回路の等価回路であり、図2(b)はN-TrがOFF状態での同調回路の等価回路であり、図2(c)はN-TrのON抵抗とOFF抵抗の影響を検証するための同調回路の実験回路である。

【図3】

本発明の第1の実施形態である同調装置のインピーダンス比—アンテナ利得特性図である。

【図4】

図3のインピーダンス比—アンテナ利得特性の部分拡大図であり、図4(a)は1800pFのコンデンサ10aを用いたアンテナ利得特性20の比率0.01以下の部分拡大図であり、図4(b)は同じく1800pFのコンデンサ10aを用いたアンテナ利得特性20の比率250位以上の部分拡大図である。

【図5】

本発明の第2の実施形態である同調装置の回路図である。

【図6】

本発明の同調装置を組み込んだ電波修正時計と標準電波を送信する送信局との関係を示した説明図である。

【図7】

本発明の第3の実施形態である電波修正時計の回路ブロック図である。

【図8】

本発明の同調装置と受信ICの関係を示す概略回路図であり、図8(a)は本発明の同調装置と受信ICの増幅回路の概略回路図であり、図8(b)は図8(a)の等価回路であり、図8(c)は本発明の同調装置と受信ICの増幅回路の他の概略回路図である。

【図9】

本発明の第4の実施形態である電波修正時計の回路ブロック図である。

【図10】

本発明の電波修正時計のアンテナ同調調整方法を示す原理図であり、図10 (a) は、接触方式のアンテナ同調調整方法を示す原理図であり、図10 (b) は、非接触方式のアンテナ同調調整方法を示す原理図である。

【図11】

本発明の電波修正時計のアンテナ同調調整方法によって得たアンテナ出力特性図である。

【符号の説明】

- 1、30、100 同調装置
- 2、71 受信アンテナ
- 3、101 同調IC
- 4、4a～4f、7、10a～10d、72 コンデンサ
- 5、5a～5f、82、92 N-Tr
5on ON抵抗
- 5off OFF抵抗
- 5s、11a～11d スイッチ
- 6 カウンタ回路
- 12 可変抵抗
- 13 励磁用コイル
- 14、113、117 交流磁界
- 15 交流信号源
- 16 交流電圧計
- 20～23 アンテナ利得特性
- 40 電波修正時計
- 41 金属外装
- 42 表示部
- 42a 秒針
- 42b 分針
- 42c 時針
- 42d 日付表示部

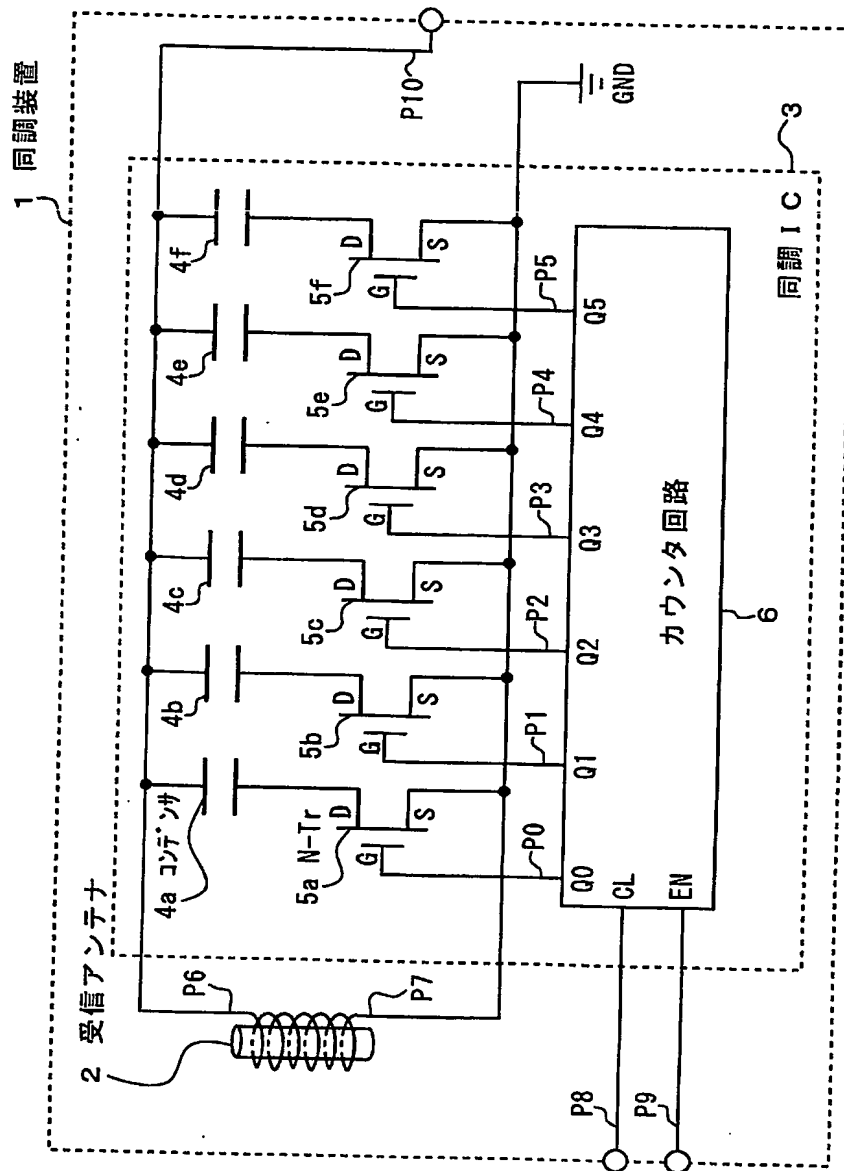
43 リューズ
44 バンド
45 送信局
46 送信アンテナ
47 原子時計
48 標準電波
50 制御部
51 受信 IC
52 マイコン
53 記憶回路
54 基準信号源
55 電源部
70 同調回路
73 抵抗
80、90 増幅回路
80a 等価回路
81、91 P-T r
83 バイアス抵抗
84 定電圧源
85、93 フィードバック抵抗
86、87 カップリングコンデンサ
110 I/F回路
111 自動調整装置
112 励磁用空芯コイル
115 検出用空芯コイル
116 ワイヤレス I/F回路
P0～P5 カウント信号
P6、P7 アンテナ信号
P8 クロック信号

P 9 イネーブル信号
P 1 0 同調信号
P 1 1 復調信号
P 1 2 同調データ
P 1 3 基準信号
P 1 4 時刻データ
P 1 5 出力信号
P 1 6 アドレス信号
P 2 0 a、P 2 0 b 交流信号
P 2 1 制御信号
P 2 2 a、P 2 2 b 検出信号
P 2 3 ワイヤレス制御信号

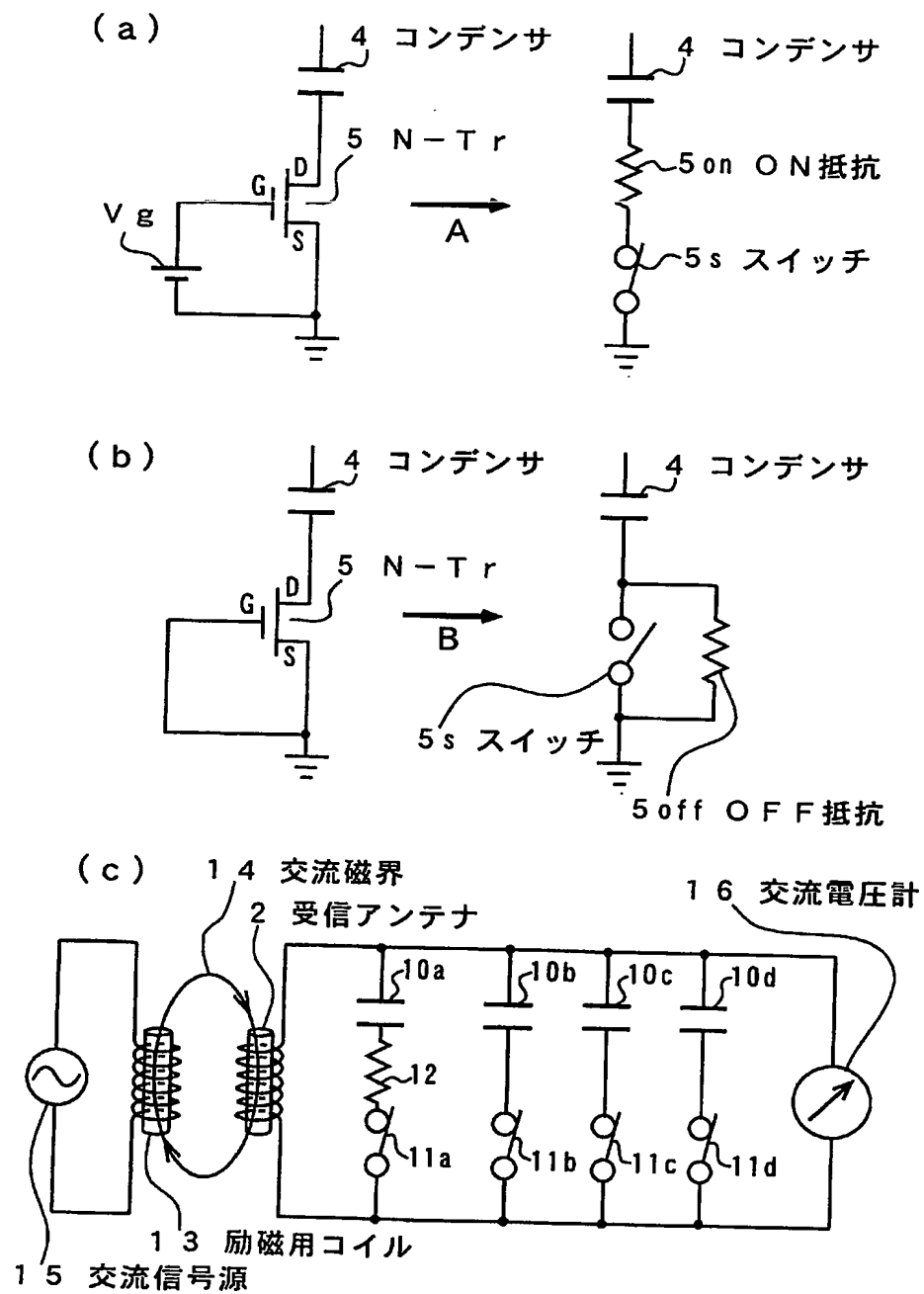
【書類名】

図面

【図 1】

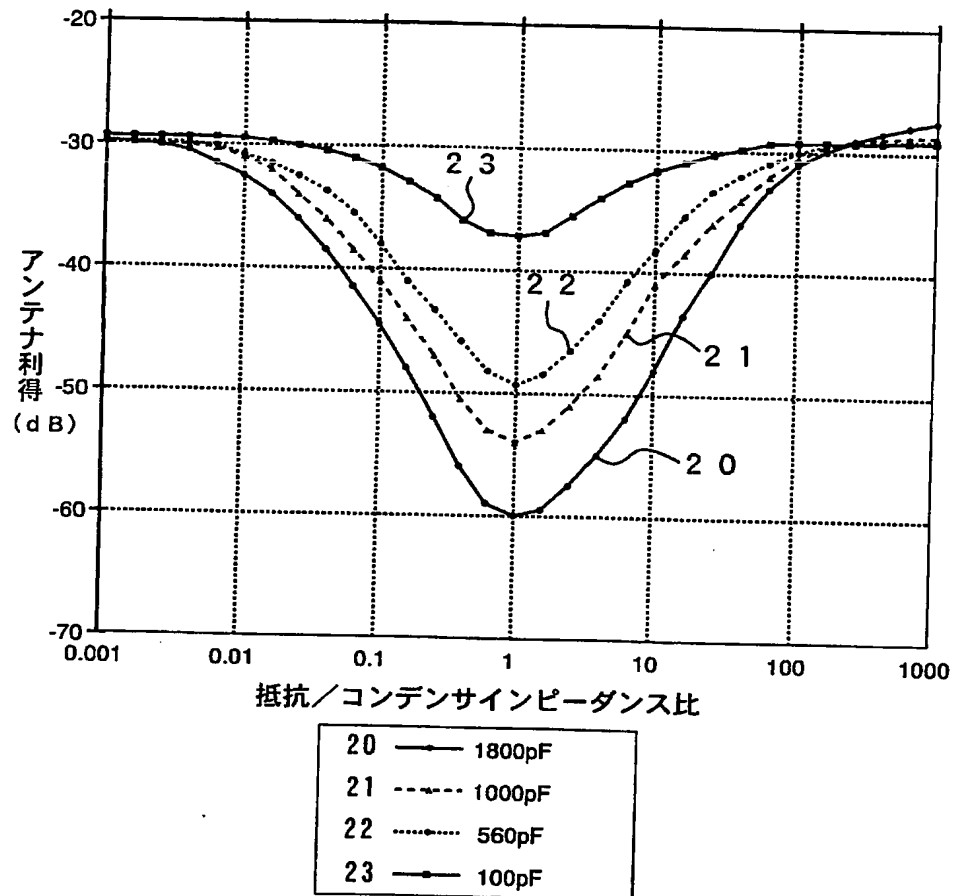


【図 2】



【図 3】

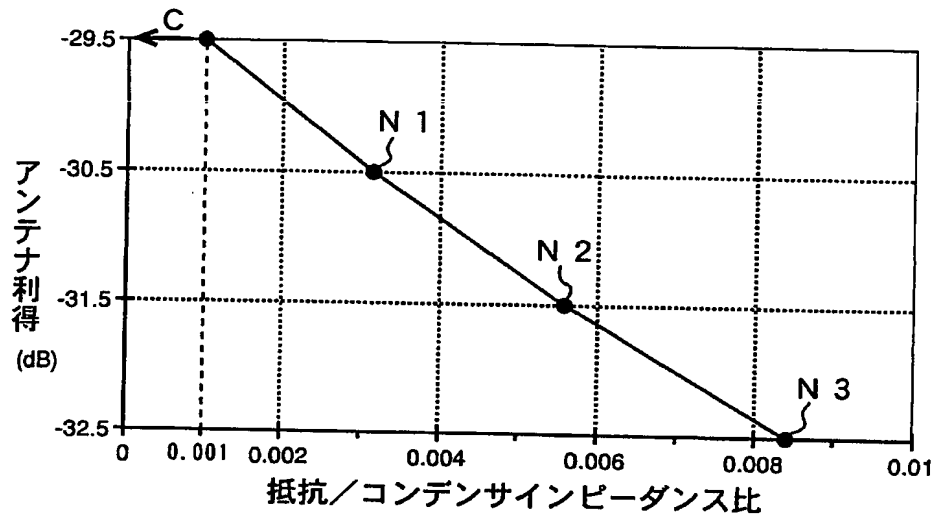
インピーダンス比-アンテナ利得特性



【図 4】

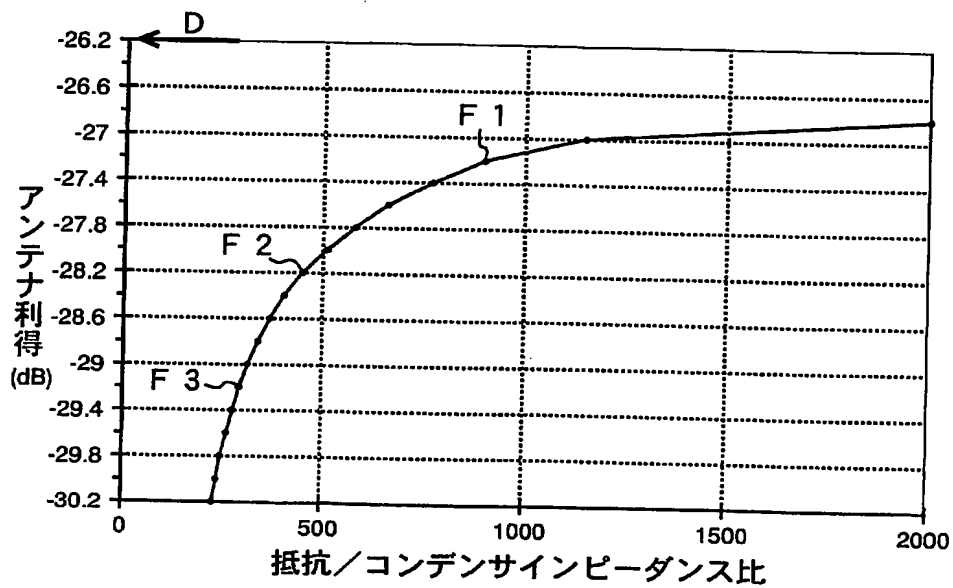
(a)

インピーダンス比-アンテナ利得特性 (ON抵抗領域)

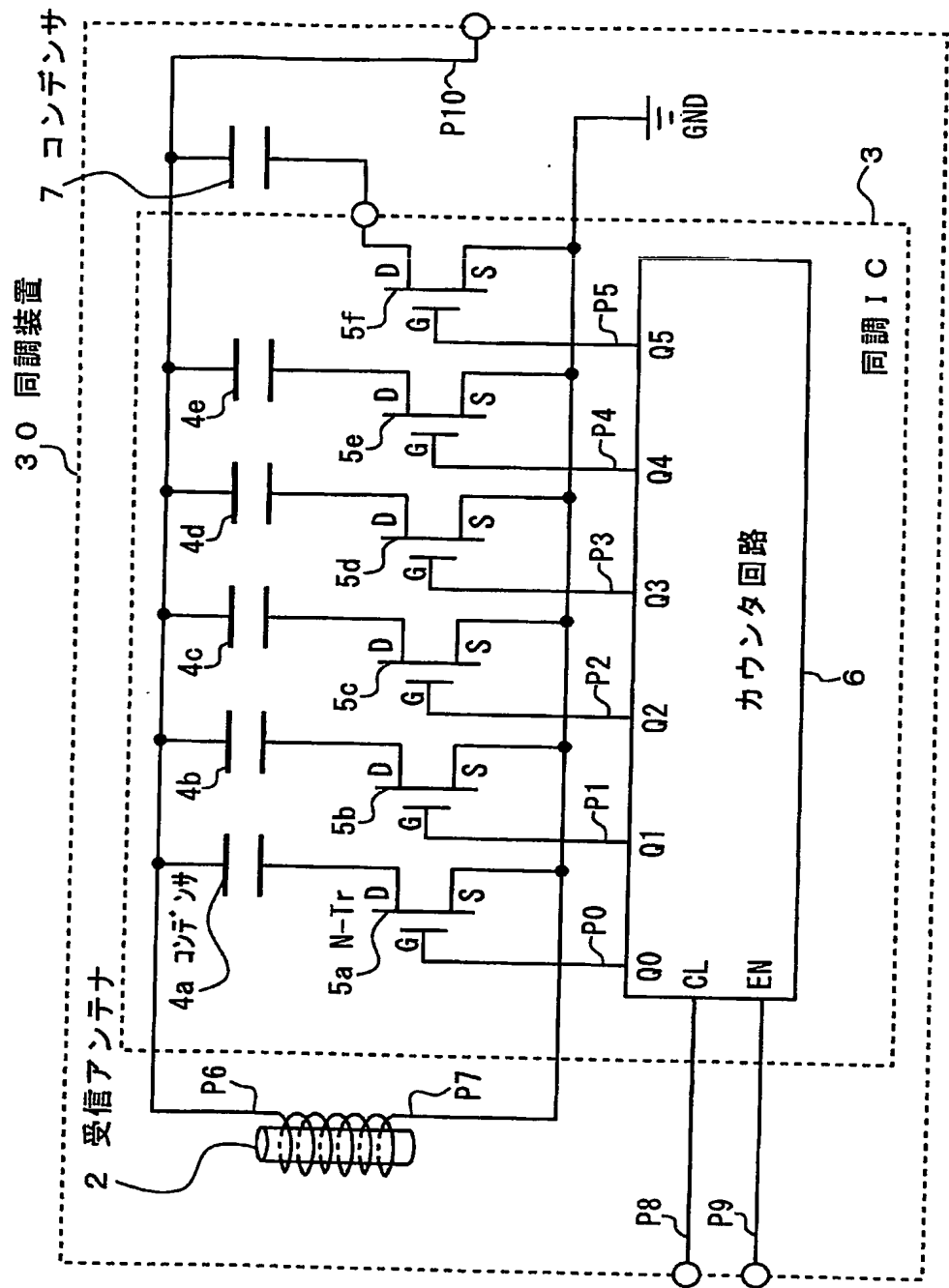


(b)

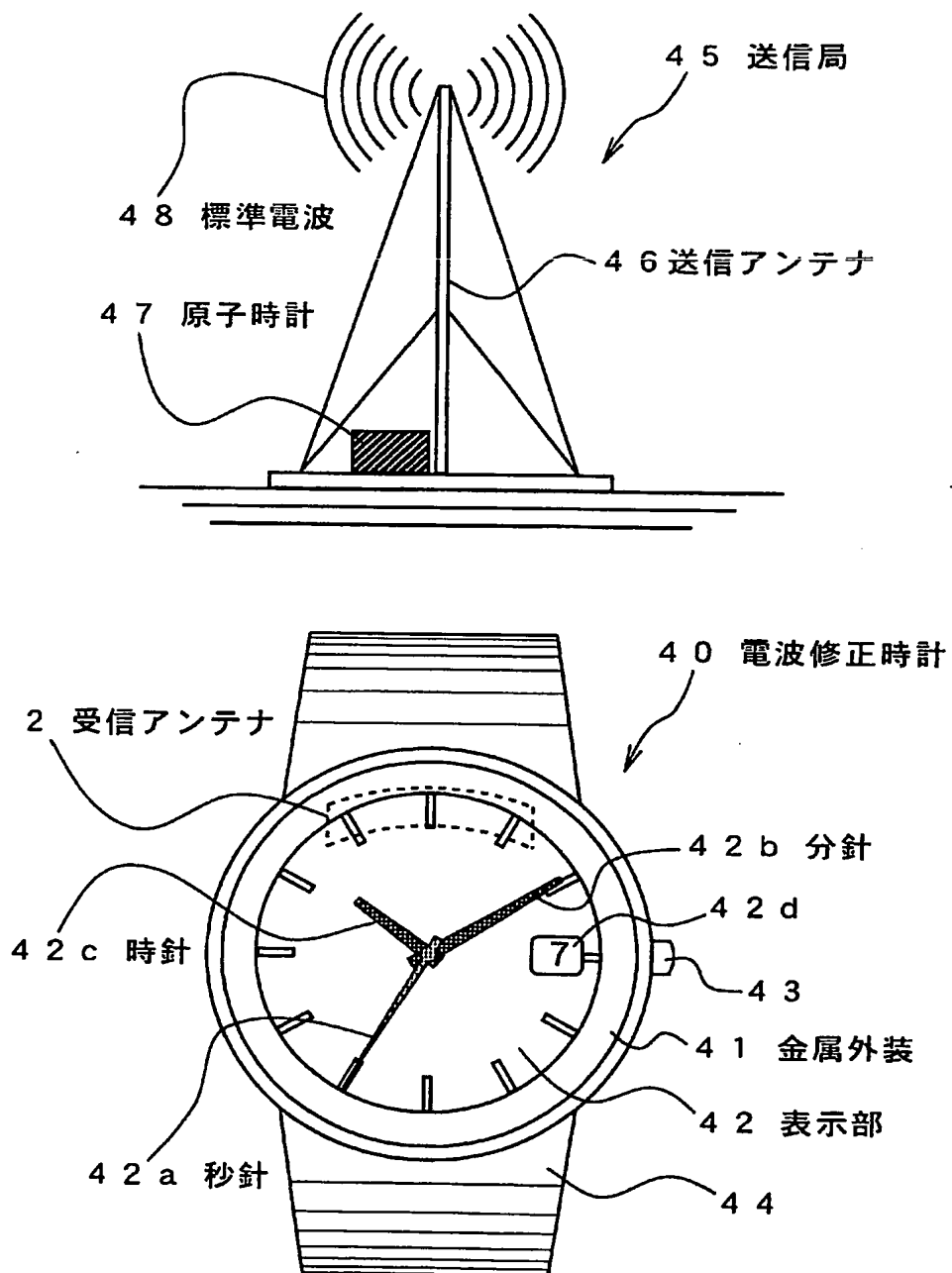
インピーダンス比-アンテナ利得特性 (OFF抵抗領域)



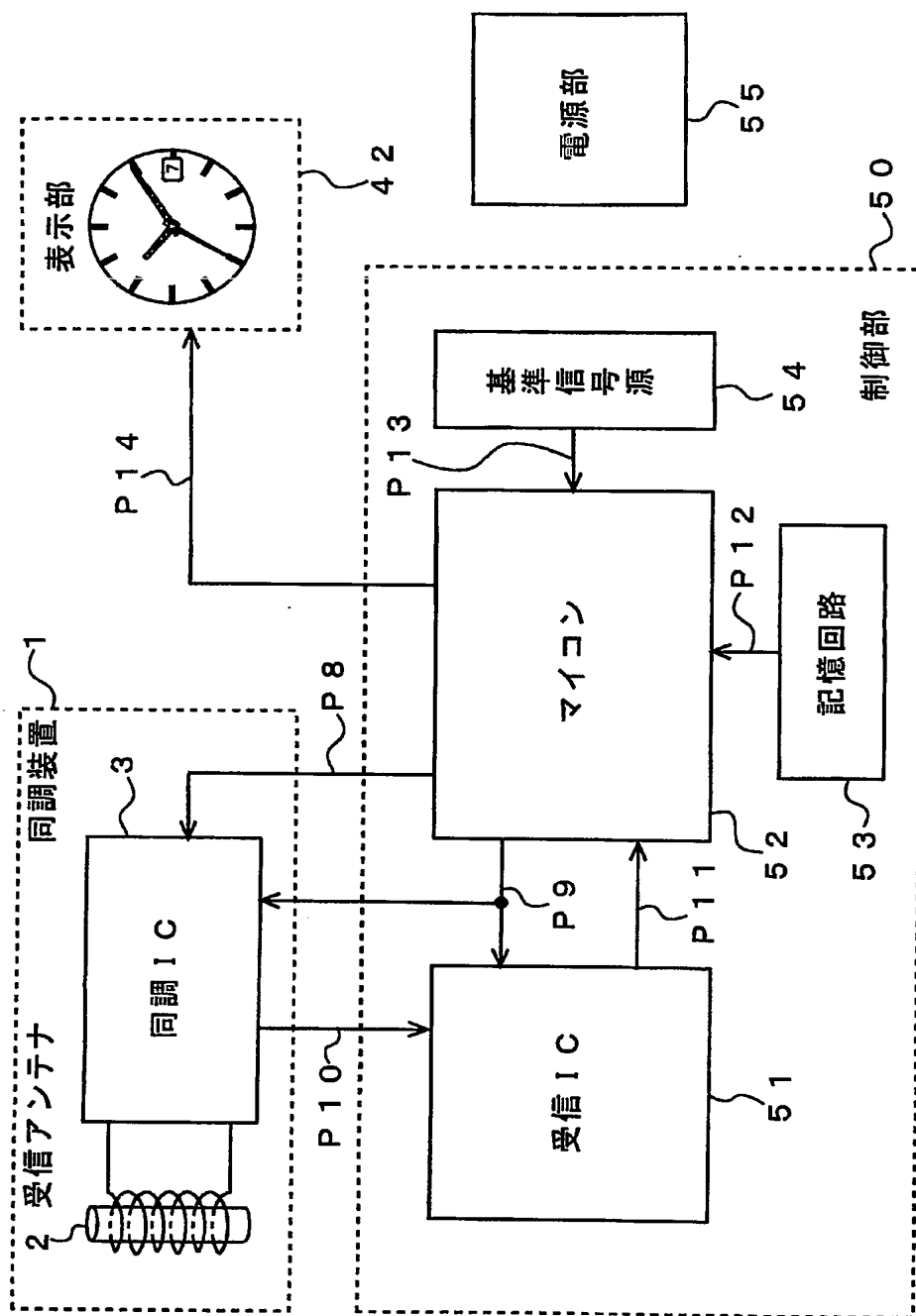
【図 5】



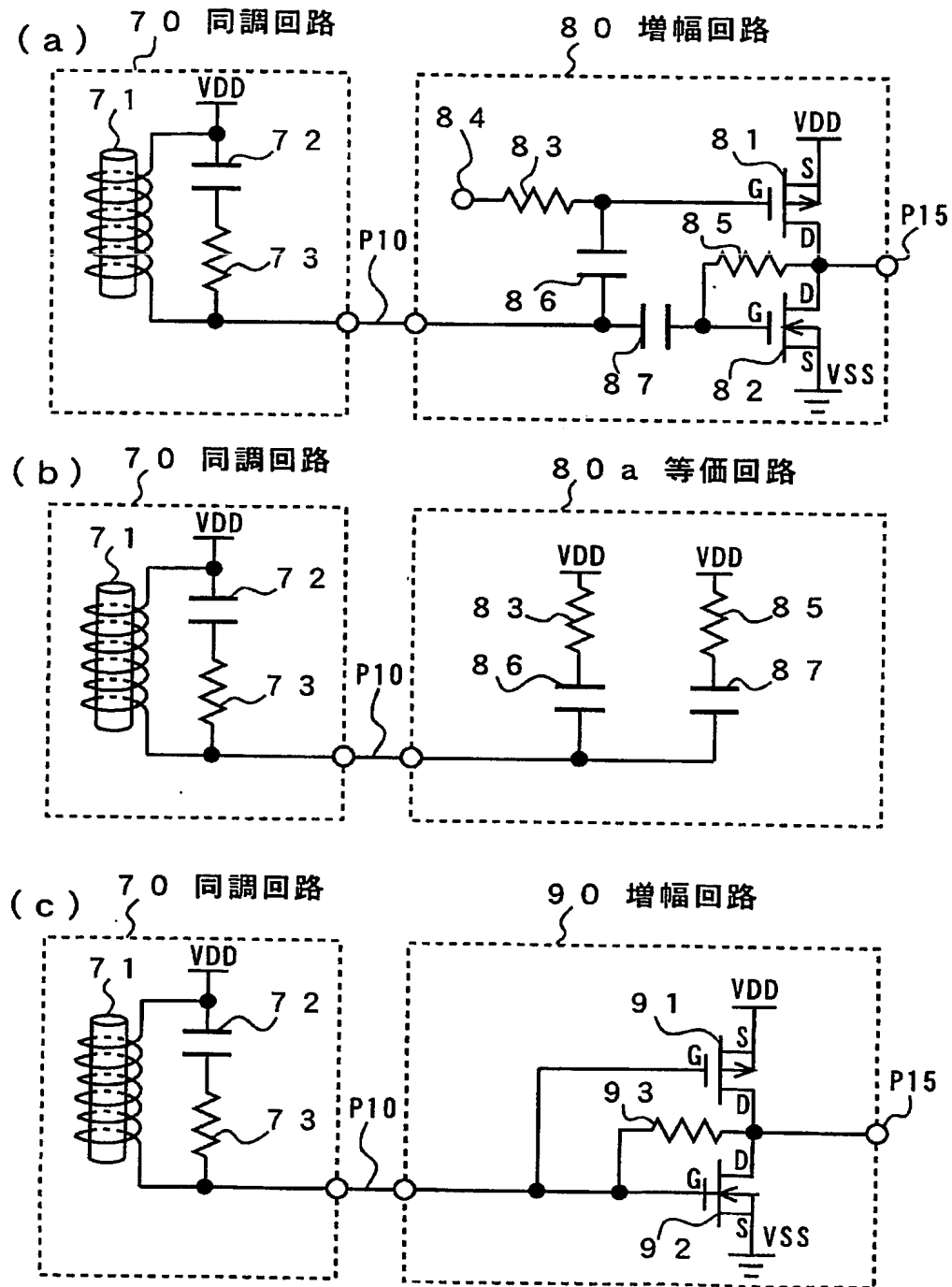
【図 6】



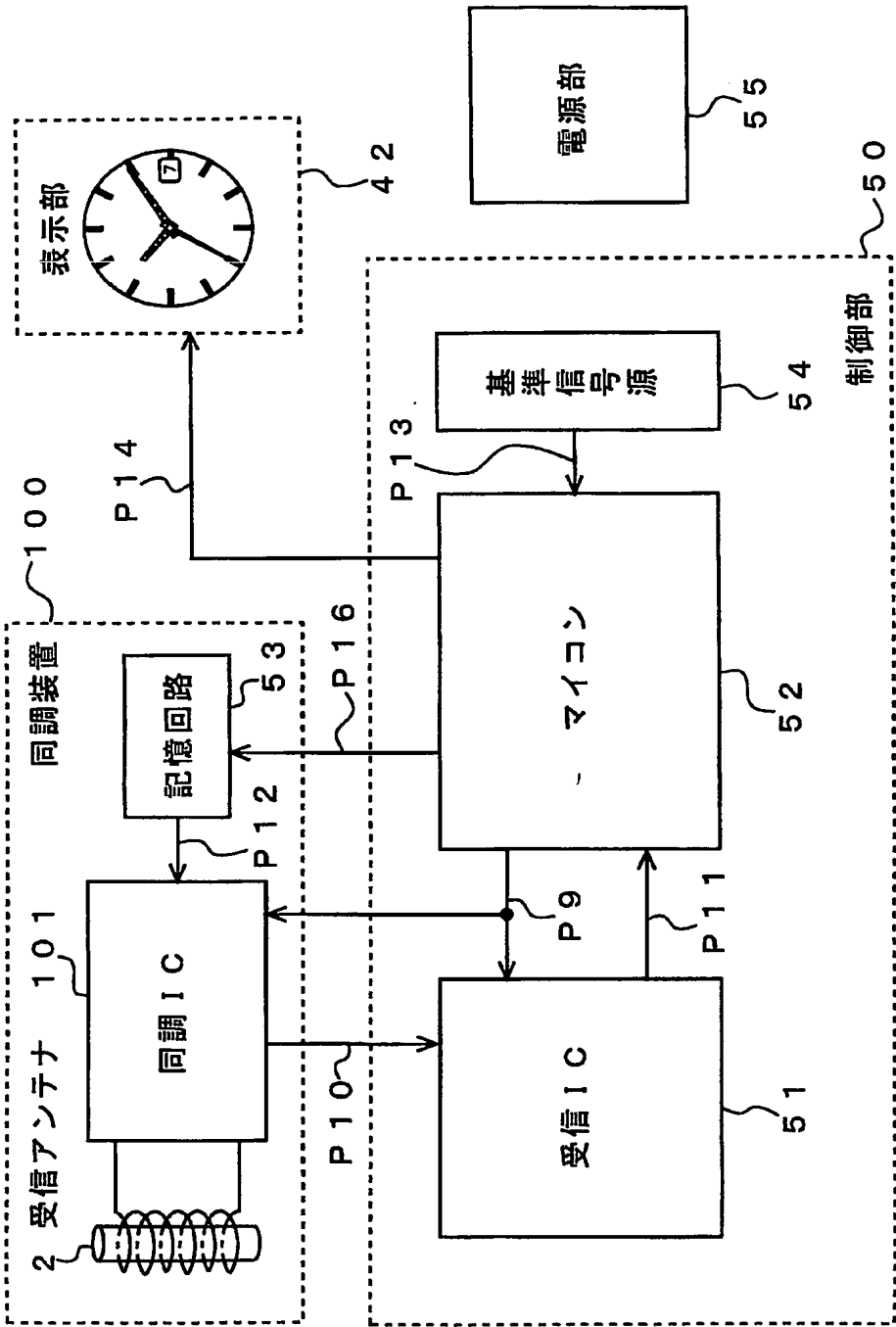
【図 7】



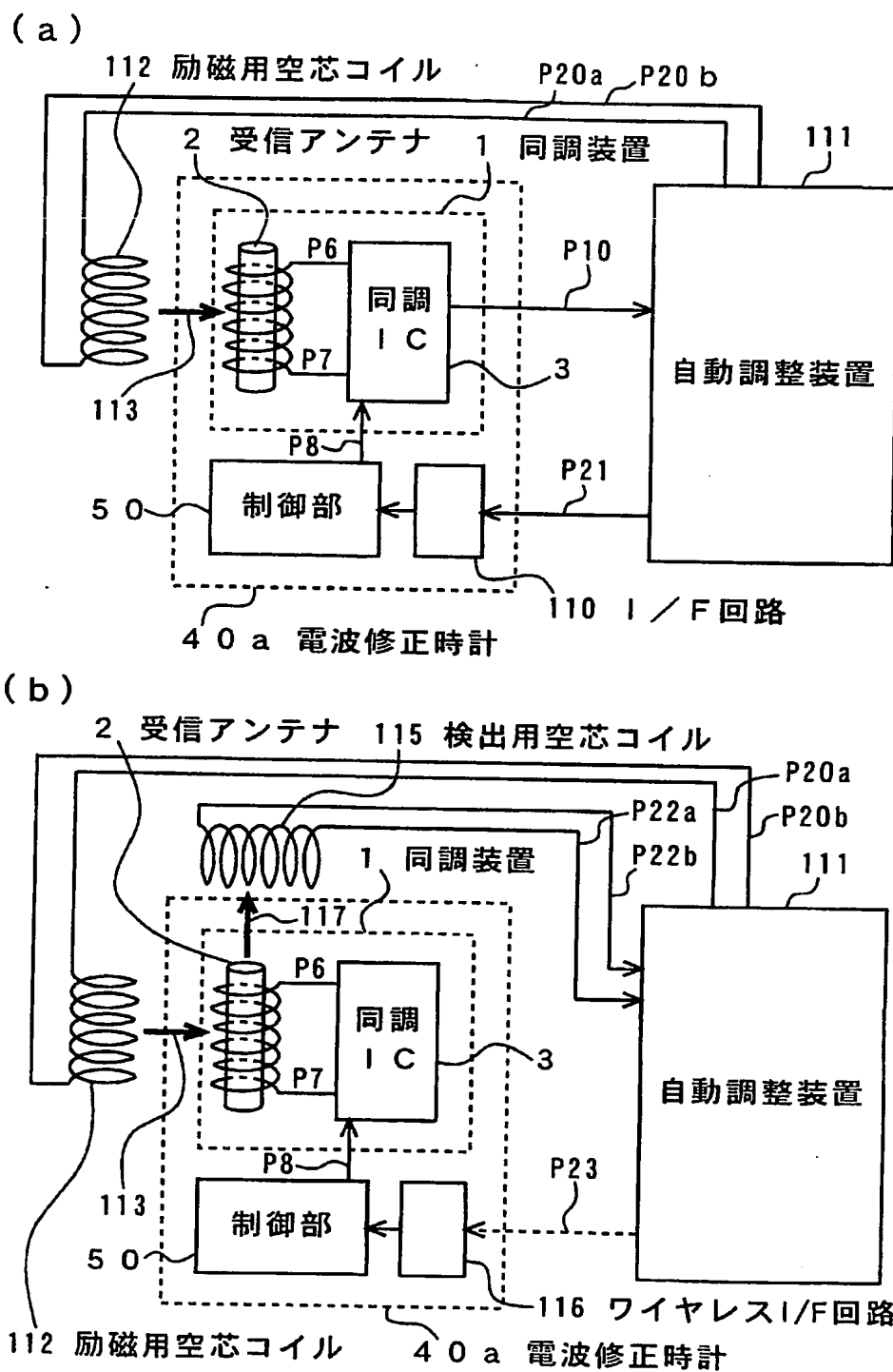
【図 8】



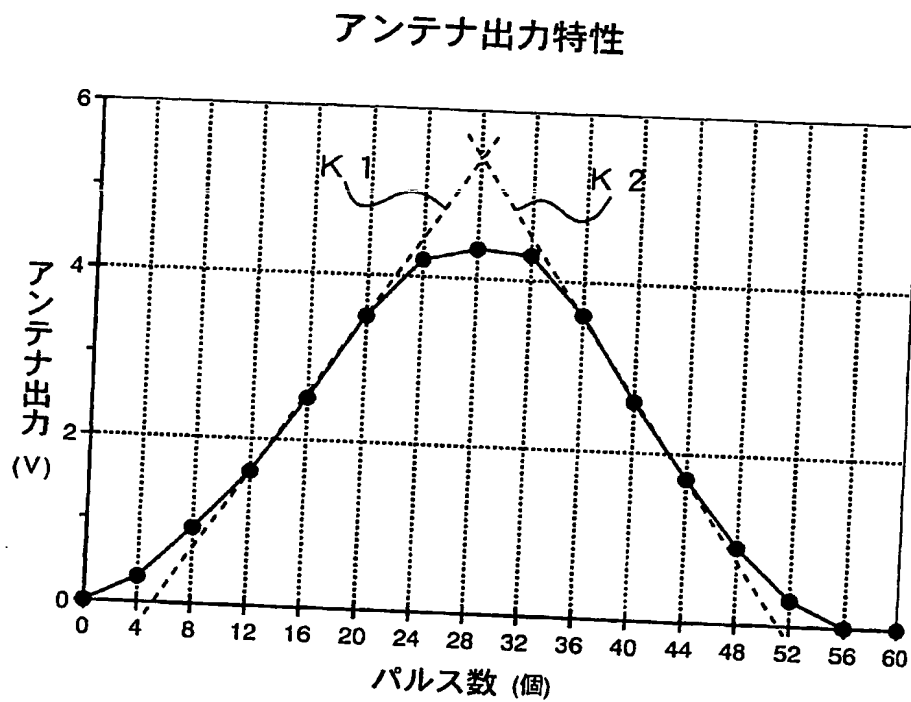
【図 9】



【図 10】



【図11】



【書類名】 要約書

【要約】

【課題】 同調 I C に内蔵される半導体スイッチの O N 抵抗と O F F 抵抗の最適化により、高感度で安定性に優れ、同調周波数の可変範囲が広い、小型で高性能な同調装置を提供する。

【解決手段】 複数の半導体スイッチとしての N チャンネル M O S トランジスタ（以降 N - T r と略記） 5 a ~ 5 f と該 N - T r の開閉を制御するカウンタ回路 6 を備える同調 I C 3 と、前記複数の N - T r と各々直列に接続される複数のコンデンサ 4 a ~ 4 f と、該複数のコンデンサに接続される受信アンテナ 2 とを有し、前記複数のコンデンサは前記複数の N - T r の開閉によって合計静電容量が可変され、該複数のコンデンサと前記受信アンテナとによる同調回路の同調周波数が可変されるように構成した。

【選択図】 図 1

特願 2003-141573

ページ: 1/E

出願人履歴情報

識別番号

[000001960]

1. 変更年月日
[変更理由]
住所
氏名

2001年 3月 1日
住所変更
東京都西東京市田無町六丁目1番12号
シチズン時計株式会社